

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

THIS PAGE BLANK (USPTO)

PCT/JP00/01419

09.03.00

日 本 国 特 許 庁

PATENT OFFICE
JAPANESE GOVERNMENT

JP00/01419

REC'D 28 APR 2000

WIPO

PCT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日

Date of Application:

1999年 3月18日

出 願 番 号

Application Number:

平成11年特許願第074632号

出 願 人

Applicant(s):

松下電器産業株式会社

EKU

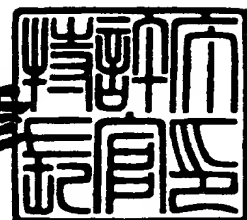
PRIORITY
DOCUMENT

SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH RULE 17.1(a) OR (b)

2000年 4月14日

特許庁長官
Commissioner,
Patent Office

近 藤 隆 彦



出証番号 出証特2000-3025831

【書類名】 特許願

【整理番号】 2905415047

【提出日】 平成11年 3月18日

【あて先】 特許庁長官殿

【国際特許分類】 H04L 1/00

【発明者】

【住所又は居所】 神奈川県横浜市港北区綱島東四丁目 3 番 1 号 松下通信
工業株式会社内

【氏名】 荒牧 隆

【発明者】

【住所又は居所】 神奈川県横浜市港北区綱島東四丁目 3 番 1 号 松下通信
工業株式会社内

【氏名】 須藤 浩章

【発明者】

【住所又は居所】 神奈川県横浜市港北区綱島東四丁目 3 番 1 号 松下通信
工業株式会社内

【氏名】 白崎 良昌

【特許出願人】

【識別番号】 000005821

【氏名又は名称】 松下電器産業株式会社

【代理人】

【識別番号】 100105050

【弁理士】

【氏名又は名称】 鷺田 公一

【先の出願に基づく優先権主張】

【出願日】 平成11年 3月10日提出の特許願

【整理番号】 2905415038

【手数料の表示】

【予納台帳番号】 041243

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9700376

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 送受信装置

【特許請求の範囲】

【請求項 1】 最初に誤りの発生した 1 つのシーケンス番号と、このシーケンス番号以降のシーケンス番号についての再送要求の有無を表わすビット情報と、からなる A R Q 制御情報を受信し、この A R Q 制御情報によって指示されたシーケンス番号に対応するパケット及び前記 A R Q 制御情報によって指示されたシーケンス番号のうち最も時間的に後方のシーケンス番号以降の番号に対応する送信済パケットをすべて再送することを特徴とする送受信装置。

【請求項 2】 最初に誤りの発生した 1 つのフレーム内位置情報と、このフレーム内位置情報の位置以降の位置情報についての再送要求の有無を表わすビット情報と、からなる A R Q 制御情報を受信し、この A R Q 制御情報によって指示された位置に対応するパケット及び前記 A R Q 制御情報によって指示された位置のうち最も時間的に後方の位置以降の番号に対応する送信済パケットをすべて再送することを特徴とする送受信装置。

【請求項 3】 A R Q 制御情報は、フレームの位置を示すフレーム番号を含むことを特徴とする請求項 1 又は請求項 2 記載の送受信装置。

【請求項 4】 シーケンス番号の所定の下位ビットを削除することを特徴とする請求項 1 又は請求項 3 記載の送受信装置。

【請求項 5】 削除する下位ビット数を適応的に変更することを特徴とする請求項 4 記載の送受信装置。

【請求項 6】 A R Q 制御情報は、共通チャネルで送信されることを特徴とする請求項 1 ～ 5 のいずれかに記載の送受信装置。

【請求項 7】 シーケンス番号は、所定のデータ単位内において同じに設定されることを特徴とする請求項 1、請求項 3 から請求項 6 のいずれかに記載の送受信装置。

【請求項 8】 複数の A R Q 制御情報を連続して送信することを特徴とする請求項 1 から請求項 7 のいずれかに記載の送受信装置。

【請求項 9】 エラーの発生状況又は回線品質に応じて A R Q 制御情報の構

成を変更することを特徴とする請求項 1 から請求項 8 のいずれかに記載の送受信装置。

—【請求項 1 0】 エラーの発生状況又は回線品質に応じて A R Q 制御情報を構成するビット数を変更することを特徴とする請求項 1 から請求項 9 のいずれかに記載の送受信装置。

【請求項 1 1】 請求項 1 から請求項 1 0 記載の送受信装置を具備することを特徴とする通信端末装置。

【請求項 1 2】 請求項 1 から請求項 1 0 記載の送受信装置を具備することを特徴とする基地局装置。

【請求項 1 3】 最初に誤りの発生した 1 つのシーケンス番号と、このシーケンス番号以降のシーケンス番号についての再送要求の有無を表わすビット情報と、からなる A R Q 制御情報を受信し、この A R Q 制御情報によって指示されたシーケンス番号に対応するパケット及び前記 A R Q 制御情報によって指示されたシーケンス番号のうち最も時間的に後方のシーケンス番号以降の番号に対応する送信済パケットをすべて再送することを特徴とする誤り制御方法。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は、送受信装置に関し、特に移動体通信において自動再送要求 (Automatic Repeat Request ; 以下、「A R Q」という) を行うことによってデータ伝送における誤り制御を行う送受信装置及びその誤り制御方法に関する。

【 0 0 0 2 】

【従来の技術】

受信側が送信側に任意のデータ量単位 (例えば、パケット単位、セル単位) で再送を要求する A R Q の方式としては、Stop And Wait A R Q (S W - A R Q) 方式、Go Back N A R Q (G B N - A R Q) 方式、及び、Selective Repeat A R Q (S R - A R Q) 方式、の 3 方式がよく知られている。

【 0 0 0 3 】

又、最近では、上記 3 方式のうち、指示されたシーケンス番号（以下、「SN」という）より時間的に後方の送信済パケット又はセルをすべて再送する GBN-ARQ 方式と、指示された SN のパケット又はセルのみを再送する SR-ARQ 方式と、を組み合わせた PRIME-ARQ という方式が提案されている。

【 0 0 0 4 】

PRIME-ARQ 方式においては、受信側が、受信されなかったパケット又はセルに対応する SN を、予め定められた所定数分、ARQ 制御情報として送信側に送り返し、送信側は、受信した ARQ 制御情報に基づいて、指示された SN に対応するパケット又はセルを再送する。又、送信側は、再送指示された SN のうち最も時間的に後方の SN 以降の送信済パケット又はセルについてすべて再送する。

【 0 0 0 5 】

以下、図 4 2 及び図 4 3 を用いて、PRIME-ARQ 方式について説明する。図 4 2 は、PRIME-ARQ 方式の誤り制御を行う送受信装置の概略構成を示す要部ブロック図であり、図 4 3 は、PRIME-ARQ 方式のシーケンスの一例を示す模式図である。なお、ここでは、パケット単位で ARQ を行っているものとする。

【 0 0 0 6 】

なお、ここでは、一方向のデータ送信を想定し、送受信装置の構成を送信側と受信側に分けて示している。又、本願の特徴に鑑み、再送制御に関する構成のみを示すものとする。

【 0 0 0 7 】

図 4 2 において、送信側は、送信データパケットに SN を付与し格納する送信バッファ部 4 2 0 1 と、送信データパケットに CRC を付加し変調処理を行う変調部 4 2 0 2 と、変調処理後の送信信号に対して D/A 変換処理を行う D/A 変換器 4 2 0 3 と、D/A 変換後の送信信号を図示しないアンテナから送信する送信 RF 部 4 2 0 4 と、図示しないアンテナから無線信号を受信する受信 RF 部 4 2 0 5 と、受信信号を A/D 変換する A/D 変換器 4 2 0 6 と、A/D 変換後の

受信信号に対し復調処理及びCRCチェックを行い、ARQ制御情報を抽出する復調処理部4207と、受信信号中のARQ制御情報に基づき、再送要求されたSNを再送するように送信バッファ部4201に指示する再送制御部4208と、からなる。

【0008】

一方、受信局は、図示しないアンテナから無線信号を受信する受信RF部4209と、受信信号をA/D変換するA/D変換器4210と、A/D変換後の受信信号に対して復調処理及びCRCチェックを行う復調処理部4211と、復調処理後の受信信号に対してデータパケットに付与されているSNのチェックを行ないSN抜けの判定及びSN情報の除去を行うSN判定部4212と、SN情報が除去された後の受信信号のデータパケットを格納する受信バッファ部4213と、SN判定部4212における判定結果からARQ制御情報を生成する再送制御情報生成部4214と、生成されたARQ制御情報に対してCRCを付加し変調処理を行う変調部4215と、変調処理後の送信信号をD/A変換するD/A変換器4216と、D/A変換後の送信信号を図示しないアンテナから送信する送信RF部4217と、からなる。

【0009】

まず、送信側の動作について説明する。入力された送信パケットは、SNを付与されて、送信バッファ部4201に格納される。格納された送信パケットは、送信バッファ部4201によって、再送制御部4208から指示された再送SNに基づいて出力される。

【0010】

送信バッファ部4201から出力されたデータパケットは、変調部4202、D/A変換器4203及び送信RF部4204を介して、図示しないアンテナから送信される。

【0011】

受信RF部4205によって受信された信号は、A/D変換器4206及び復調処理部4207を介して再送制御部4208に入力され、再送要求されたSNが送信バッファ部4201へ指示される。

【0012】

次いで、受信側の動作について説明する。受信RF部4209によって受信された信号は、A/D変換器4210及び復調処理部4211を介してSN判定部4212に入力され、SN判定部4212によって、受信信号の各データパケットに付与されているSNに基づいてデータパケットの抜けが判定される。抜けがあったSNは、判定結果として、再送制御情報生成部4214へ出力される。

【0013】

受信信号中のデータパケットの抜けは、再送制御情報生成部4214によって、ARQ制御情報に変換され、出力される。生成されたARQ制御情報は、変調部4215及びD/A変換器4216を介して、送信RF部4217によって図示しないアンテナから送信される。

【0014】

又、SN判定部4212によって受信可と判定されたデータパケットは、SNが除去され、受信バッファ部4213に入力され、格納される。

【0015】

次いで、図43を用いて、PRIME-ARQ方式におけるシーケンスの一例を説明する。

【0016】

図43において、送信側からの最初のフレーム送信においては、パケット#1～#9（SN=1～9）が送信され、受信側においてSN=2、4、5、8の受信が失敗であったことを示している。

【0017】

ここで、予め定められたARQ制御情報数を3とすると、受信側は、ARQ制御信号を用いて、SN=2、4、5の3つのパケットについて再送要求をする。

【0018】

送信側は、ARQ制御信号を受信し、SN=2、4、5及びSN=6以降の送信済パケットについて再送する。受信側は、受信済のパケットは無視する。

【0019】

このように、PRIME-ARQ方式においては、少ないデータ量で多くの再

送要求をすることができるため、従来の 3 方式よりも伝送効率が向上する。

【0020】

【発明が解決しようとする課題】

しかしながら、従来の P R I M E - A R Q 方式の誤り制御においては、再送制御情報で表わすことができる S N 数以上のバースト誤りが発生した場合に、伝送効率が劣化するという問題がある。

【0021】

又、誤り率改善のために再送制御情報の量を増やすと、伝送効率が劣化するという問題が生じる。

【0022】

本発明はかかる点に鑑みてなされたものであり、伝送効率を劣化させずに誤り率を低下させる送受信装置を提供することを目的とする。

【0023】

【課題を解決するための手段】

本発明の骨子は、P R I M E - A R Q 方式において、A R Q 制御情報をシーケンス番号のみからなる構成とせず、最初に誤りの発生した 1 つのシーケンス番号と、このシーケンス番号以降のシーケンス番号についての再送要求の有無を表わすビット情報と、からなる構成とすることである。

【0024】

【発明の実施の形態】

本発明の第 1 の態様に係る送受信装置は、最初に誤りの発生した 1 つのシーケンス番号と、このシーケンス番号以降のシーケンス番号についての再送要求の有無を表わすビット情報と、からなる A R Q 制御情報を受信し、この A R Q 制御情報によって指示されたシーケンス番号に対応するパケット及び前記 A R Q 制御情報によって指示されたシーケンス番号のうち最も時間的に後方のシーケンス番号以降の番号に対応する送信済パケットをすべて再送する構成を採る。

【0025】

この構成によれば、A R Q 再送制御情報を、再送を要求する S N 群からなる構成とせず、再送を要求する一つの S N と、この S N に続く S N についての再送の

有無を表わすビットマップと、から構成するようにするため、伝送効率を下げずに再送制御情報量を多くし、誤り率を改善することができる。

【 0 0 2 6 】

本発明の第 2 の態様に係る送受信装置は、最初に誤りの発生した 1 つのフレーム内位置情報と、このフレーム内位置情報の位置以降の位置情報についての再送要求の有無を表わすビット情報と、からなる A R Q 制御情報を受信し、この A R Q 制御情報によって指示された位置に対応するパケット及び前記 A R Q 制御情報によって指示された位置のうち最も時間的に後方の位置以降の番号に対応する送信済パケットをすべて再送する構成を採る。

【 0 0 2 7 】

この構成によれば、伝送するパケット又はセルに S N を付与する必要がなく、データ自体の伝送量を減らすことができ、また、A R Q 制御情報に用いるビット数についても減らすことができるため、伝送効率が向上する。

【 0 0 2 8 】

本発明の第 3 の態様に係る送受信装置は、第 1 の態様又は第 2 の態様において、A R Q 制御情報は、フレームの位置を示すフレーム番号を含む構成を採る。

【 0 0 2 9 】

この構成によれば、A R Q 制御情報でフレーム内の位置情報で誤りが発生したパケットを伝達する場合に、受信側が A R Q 制御情報にフレーム相対番号を用いることによって、送信側は、複数の A R Q 制御情報にエラーが生じる場合でも、何フレーム前のフレームに関する A R Q 制御情報であるかを簡易に判別することができ、適切な再送を行うことができる。

【 0 0 3 0 】

本発明の第 4 の態様に係る送受信装置は、第 1 の態様から第 3 の態様のいずれかにおいて、シーケンス番号の所定の下位ビットを削除する構成を採る。

【 0 0 3 1 】

この構成によれば、同じ A R Q 制御情報を送信するのにより少ないデータ量で済むため、伝送効率を向上させることができる。

【 0 0 3 2 】

本発明の第 5 の態様に係る送受信装置は、第 4 の態様において、削除する下位ビット数を適応的に変更する構成を採る。

【 0 0 3 3 】

この構成によれば、省略するビット数を通信中に適応的に可変とすることができ、送信側に省略してあるビット数を伝達するため、伝送効率を更に向上させることができる。

【 0 0 3 4 】

本発明の第 6 の態様に係る送受信装置は、第 1 の態様から第 5 の態様のいずれかにおいて、A R Q 制御情報は、共通チャネルで送信される構成を採る。

【 0 0 3 5 】

この構成によれば、通信相手局毎に A R Q 制御情報を送信する必要がないため、伝送効率を向上させることができる。

【 0 0 3 6 】

本発明の第 7 の態様に係る送受信装置は、第 1 の態様、第 3 の態様から第 6 の態様のいずれかにおいて、シーケンス番号は、所定のデータ単位内において同じに設定される構成を採る。

【 0 0 3 7 】

この構成によれば、送受信時のデータ単位であるパケット毎に S N を付与するのではなく、データ処理時のデータ単位毎に S N を付与し、処理時のデータ単位中に一パケットでも誤りが生じた場合に、一つの S N について再送要求をすれば、その処理時のデータ単位のすべてのパケットについて再送指示をすることができるため、伝送効率を向上させることができる。

【 0 0 3 8 】

本発明の第 8 の態様に係る送受信装置は、第 1 の態様から第 7 の態様のいずれかにおいて、複数の A R Q 制御情報を連続して送信する構成を採る。

【 0 0 3 9 】

この構成によれば、A R Q 制御情報のビット数を減らし、特に誤りが離散的に発生した場合に、伝送効率を向上させることができる。

【 0 0 4 0 】

本発明の第9の態様に係る送受信装置は、第1の態様から第8の態様のいずれかにおいて、エラーの発生状況又は回線品質に応じてARQ制御情報の構成を変更する構成を採る。

【0041】

この構成によれば、エラーの発生状況又は回線品質に応じて適応的に最適構成を選択することができるため、伝送効率を向上させることができる。

【0042】

本発明の第10の態様に係る送受信装置は、第1の態様から第9の態様のいずれかにおいて、エラーの発生状況又は回線品質に応じてARQ制御情報を構成するビット数を変更する構成を採る。

【0043】

この構成によれば、エラーの発生状況又は回線品質に応じて適応的に最適なビット数を選択することができるため、伝送効率を向上させることができる。

【0044】

本発明の第11の態様に係る通信端末装置は、第1の態様から第10の態様のいずれかにおける送受信装置を具備する構成を採る。

【0045】

本発明の第12の態様に係る基地局装置は、第1の態様から第10の態様のいずれかにおける送受信装置を具備する構成を採る。

【0046】

これらの構成によれば、伝送効率を劣化させずに誤り率を低下させることができる。

【0047】

本発明の第13の態様に係る誤り制御方法は、最初に誤りの発生した1つのシーケンス番号と、このシーケンス番号以降のシーケンス番号についての再送要求の有無を表わすビット情報と、からなるARQ制御情報を受信し、このARQ制御情報によって指示されたシーケンス番号に対応するパケット及び前記ARQ制御情報によって指示されたシーケンス番号のうち最も時間的に後方のシーケンス番号以降の番号に対応する送信済パケットをすべて再送するようにした。

【 0 0 4 8 】

この方法によれば、伝送効率を劣化させずに誤り率を低下させることができる。

【 0 0 4 9 】

以下、本発明の実施の形態について、図面を参照して詳細に説明する。なお、以下のすべての実施の形態においては、簡便のため、一方向のデータ送信を想定し、送受信装置の構成を送信側と受信側に分けて示すものとする。又、本願の特徴に鑑み、再送制御に関する構成のみを示すものとする。

【 0 0 5 0 】

(実施の形態 1)

以下、図 1 から図 3 を用いて、本実施の形態に係る送受信装置及び誤り制御方法について説明する。図 1 は、本発明の実施の形態 1 に係る送受信装置の概略構成を示す要部ブロック図であり、図 2 は、本発明の実施の形態 1 に係るシーケンスの一例を示す模式図であり、図 3 は、本発明の実施の形態 1 に係る A R Q 制御情報の一構成例を示す模式図である。

【 0 0 5 1 】

図 1 において、送信側は、送信データパケットに S N を付与し格納する送信バッファ部 1 0 1 と、送信データパケットに C R C を付加し変調処理を行う変調部 1 0 2 と、変調処理後の送信信号に対して D / A 変換処理を行う D / A 変換器 1 0 3 と、D / A 変換後の送信信号を図示しないアンテナから送信する送信 R F 部 1 0 4 と、図示しないアンテナから無線信号を受信する受信 R F 部 1 0 5 と、受信信号を A / D 変換する A / D 変換器 1 0 6 と、A / D 変換後の受信信号に対し復調処理及び C R C チェックを行い、A R Q 制御情報を抽出する復調処理部 1 0 7 と、抽出された A R Q 制御情報から再送要求された S N を判別するビットマップ処理部 1 0 8 と、再送要求された S N を再送するように送信バッファ部 1 0 1 に指示する再送制御部 1 0 9 と、からなる。

【 0 0 5 2 】

一方、受信局は、図示しないアンテナから無線信号を受信する受信 R F 部 1 1 0 と、受信信号を A / D 変換する A / D 変換器 1 1 1 と、A / D 変換後の受信信

号に対して復調処理及びCRCチェックを行う復調処理部112と、復調処理後の受信信号に対してデータパケットに付与されているSNのチェックを行ないSN抜けの判定及びSN情報の除去を行うSN判定部113と、SN情報が除去された後の受信信号のデータパケットを格納する受信バッファ部114と、SN判定部113における判定結果からビットマップ形式のARQ制御情報を生成するビットマップ生成部115と、生成されたARQ制御情報に対してCRCを付加し変調処理を行う変調部116と、変調処理後の送信信号をD/A変換するD/A変換器117と、D/A変換後の送信信号を図示しないアンテナから送信する送信RF部118と、からなる。

【0053】

まず、送信側の動作について説明する。入力された送信パケットは、SNを付与されて、送信バッファ部101に格納される。格納された送信パケットは、送信バッファ部101によって、再送制御部109から指示された再送SNに基づいて出力される。

【0054】

送信バッファ部101から出力されたデータパケットは、変調部102、D/A変換器103及び送信RF部104を介して、図示しないアンテナから送信される。

【0055】

受信RF部105によって受信された信号は、A/D変換器106及び復調処理部107を介してビットマップ処理部108に入力され、ARQ制御情報中から再送要求されたSNが抽出される。抽出された再送要求されたSNは、再送制御部109によって、送信バッファ部101へ指示される。

【0056】

次いで、受信側の動作について説明する。受信RF部110によって受信された信号は、A/D変換器111及び復調処理部112を介してSN判定部113に入力され、SN判定部113によって、受信信号の各データパケットに付与されているSNに基づいてデータパケットの抜けが判定される。抜けがあったSNは、判定結果として、ビットマップ生成部115へ出力される。

【0057】

受信信号中のデータパケットの抜けは、ビットマップ生成部115によって、ビットマップ形式のARQ制御情報に変換され、出力される。生成されたARQ制御情報は、変調部116及びD/A変換器117を介して、送信RF部118から送信信号として送信される。

【0058】

又、SN判定部113によって受信可と判定されたデータパケットは、SNが除去され、受信バッファ部114に入力され、格納される。

【0059】

次いで、図2の伝送シーケンス図について説明する。

【0060】

送信側では、データパケット#1～#12のデータパケットに対し、SN=1～12を付与して送信している。そして、受信側において、SN=2、4、5、8の4つのデータパケットに誤りが発生している。受信側では、SN=2、4、5、8のデータパケットの誤りを検出し、このSN=2、4、5、8のデータパケットの再送を、ARQ制御情報を用いて、送信側に対し要求する。

【0061】

ARQ制御情報のビット構成を図3に示す。ARQ制御情報は、最初に誤りが検出されたSNと、この最初のSN以降の所定数のデータパケットの再送要求の有無を示すビットマップ形式の情報と、から構成される。

【0062】

図3に示すARQ制御情報の一実施例では、先頭の4ビットからなるビット群301は、最初に誤りを生じたSNを表わすために用いられるものとし、ここではSN=2とする。なお、このビット群301を構成するビット数は、4ビットに限られず、任意の値に設定することができる。

【0063】

また、最初に誤りを生じたSNを表わすビット群の続くビット群（ここでは、6ビット）は、最初に付加されたSN以降のSNにおける再送要求の有無を示す。すなわち、ここでは、ビット群301がSN=2を示すため、ビット302～

ビット 3 0 7 は、順に、 $SN = 3 \sim 8$ のデータパケットの再送要求の有無を示す。例えば、図示するように、再送要求なしは 1、再送要求ありは 0、で示すものとする。

【0 0 6 4】

よって、図 3 に示す一実施例では、まずビット群 3 0 1 が $SN = 2$ であることから、 $SN = 2$ について誤りが発生したことを示し、又、ビット 3 0 2、ビット 3 0 5 及びビット 3 0 6 が、1 であることから、 $SN = 3$ 、6、7 について受信が正常に行われたことを示し、更に、ビット 3 0 3、ビット 3 0 4 及びビット 3 0 7 が、0 であることから、 $SN = 4$ 、5、8 について誤りが発生したことを示している。

【0 0 6 5】

このような ARQ 制御情報を受信側より受け取った送信側では、 $SN = 2$ 、4、5、8 のデータパケットを再送する。又、従来の PRIME-ARQ 方式と同様に、ARQ 制御情報によって指示された SN の中で最も時間的に後方の SN（ここでは、 $SN = 8$ ）以降の送信済み SN（ここでは、 $SN = 9$ のみ）について、すべて再送する。よって、送信側は、 $SN = 9$ のデータパケットについても再送している。

【0 0 6 6】

したがって、仮に、図 2 及び図 3 に示したエラーの発生の一例について、従来の PRIME-ARQ 方式における ARQ 制御信号で表わすとする、1 つの SN を示すのに 4 ビット用いるとすれば、4 ビット \times 4 つのエラー $SN = 16$ ビット、必要となる。しかしながら、本実施の形態に係る ARQ 制御情報は、ビットマップ形式を用いることによって、同じ情報を送るのに、4 ビット ($SN = 2$) + 6 ビット ($SN = 3 \sim 8$) = 10 ビット、しか用いずに済む。

【0 0 6 7】

又、従来の ARQ 制御情報では、より多くの誤り発生に備えて、ARQ 制御情報によって送信する情報量を増やす場合、1 SN 増やすために 4 ビット必要であるが、本実施の形態に係るビットマップ形式を用いた ARQ 制御情報では、1 ビット増で済む。よって、本発明は、ARQ 制御情報によって示す SN の数が多く

なる場合ほど効果がある。

【0068】

このように、本実施の形態によれば、ARQ再送制御情報を、再送を要求するSN群からなる構成とせず、再送を要求する一つのSNと、このSNに続くSNについての再送の有無を表わすビットマップと、から構成するようにするため、伝送効率を下げずに再送制御情報量を多くし、誤り率を改善することができる。

【0069】

なお、SNを表わすビット群は4ビットに限られず、任意のビット数とすることができる。

【0070】

(実施の形態2)

本実施の形態に係る送受信装置及び誤り制御方法は、実施の形態1と同様の構成を有し、但しSNの代わりにフレーム内での位置を示すスロット番号(位置情報)を用いるものである。

【0071】

SNに用いられる数値は、一定の周期で繰り返されるものの、再送があることを考慮すると、比較的大きい数値まで用いられる。通常、伝送システムに応じて適切な数値が用いられる。

【0072】

例えば、HDLCやX.25パケット交換の伝送プロトコルにおいては、3ビット(モジュロ8で、シーケンス番号0~7)若しくは7ビット(モジュロ128で、シーケンス番号0~127)が用いられ、PPP(Point-to-Point Protocol)の伝送プロトコルにおいては、24ビット(モジュロ24:シーケンス番号0~ $2^{24}-1$)の値が用いられ、TCP(Transmission Control Protocol)の伝送プロトコルにおいては、32ビット(モジュロ32:シーケンス番号0~ $2^{32}-1$)の値が用いられている。

【0073】

SNの値が大きいと、SNを表わすために多くのビット数が必要となるため、

本実施の形態においては、ARQ制御情報内では、SNの代わりに、フレーム内での位置情報、すなわちスロット番号を用いることとする。

【0074】

一フレーム内のスロット数は、SNの取り得る値よりはるかに小さく、ビット数が大きくなることはない。例えば、一フレームが16スロットからなるものとすれば、フレーム内位置情報は常に4ビットですべてを表現できることになる。

【0075】

以下、図4から図8を用いて、本実施の形態に係る送受信装置及びその誤り制御方法について説明する。図4は、本発明の実施の形態2に係る送受信装置の概略構成を示す要部ブロック図であり、図5は、本発明の実施の形態2に係るシーケンスの一例を示す模式図であり、図6から図8は、それぞれ、本発明の実施の形態2に係るARQ制御情報の一構成例を示す模式図である。なお、実施の形態1と同様の構成には同一の符号を付し、詳しい説明は省略する。

【0076】

本実施の形態に係るARQ制御情報は、図6に示すようなビット構成を採り、先頭に位置するビット群601は、FSN (Slot Number in Frame)、すなわちフレーム内での位置を示すスロット番号を表わし、ビット602～ビット605は、ビット群601によって表わされるスロット番号以降のスロットの誤りの有無を示す。

【0077】

ここでは、図5に示すように、データパケット#7～#13を含むフレームの送信において、データパケット#8、#9、#12に誤りが生じたものとし、データパケット#8は、フレーム内で2番目に位置するため、ビット群601は、FSN=2を示し、以下、フレーム内で3番目から6番目に位置するデータパケットの誤りの有無を示すビット602～ビット605は、順に、0、1、1、0、を示す。

【0078】

図4において、フレーム内送信タイミング制御部401は、復調処理部107

の出力からフレーム及びスロットの同期を得、再送制御部 1 0 9 を制御し、フレーム・ビットマップ処理部 4 0 2 は、図 6 に示すような本実施の形態に係る ARQ 制御情報を解読して再送すべき packets を知り、フレームタイミング生成部 4 0 3 は、復調処理部 1 1 2 の出力からフレーム及びスロットの同期を得、変調部 1 1 6 に出力する。

【 0 0 7 9 】

判定部 4 0 4 は、受信信号中から再送を要求すべき packets を選び、後述するフレーム・ビットマップ生成部 4 0 5 に伝達する。フレームビットマップ生成部 4 0 5 は、判定部 4 0 4 の判定結果に基づいて、図 6 に示したような本実施の形態に係る ARQ 制御情報を生成する。

【 0 0 8 0 】

このように、FSN を用いることによって、伝送する packets 又はセルに SN を付与する必要がなく、データ自体の伝送量を減らすことができ、また、ARQ 制御情報に用いるビット数についても減らすことができるため、伝送効率が向上する。

【 0 0 8 1 】

又、FSN を用いる方法として、図 7 に示すように、ARQ 制御情報を FSN のみからなるビット構成とすることもできる。ここでは、ビット群 7 0 1 がフレーム内での位置が 2 番目の packets に誤りが生じたことを示し、以下同様に、ビット群 7 0 2 が 3 番目の packets の誤りを、ビット群 7 0 3 が 6 番目の packets の誤りを、それぞれ示している。

【 0 0 8 2 】

又、FSN を用いる方法として、図 6 において、常に FSN = 1 とし、更にこの固定された FSN = 1 を省略することによって、図 8 に示すように、ARQ 制御情報をフレーム内の先頭スロットからの誤りの有無を示すビットのみからなるビット構成とすることもできる。

【 0 0 8 3 】

ここでは、ビット 8 0 1 がフレーム内での位置が 1 番目の packets が正常受信であることを示し、ビット 8 0 2 がフレーム内での位置が 2 番目の packets に誤

りが生じたことを示し、以下同様に、ビット 803 は 3 番目のパケットが誤り、ビット 804 が 4 番目のパケットが正常受信、ビット 805 が 5 番目のパケットが正常受信、ビット 806 は 6 番目のパケットが誤り、ビット 807 が正常受信、をそれぞれ示している。

【0084】

このように、本実施の形態によれば、ARQ 制御情報において、SN の代わりに FSN を用いることによって、同じ ARQ 制御情報を送信するのにより少ないデータ量で済むため、伝送効率を向上させることができる。

【0085】

なお、ここで、フレームとは、TDMA 方式における伝送フレーム、TDMA 方式におけるマルチ伝送フレーム、複数個のデータパケット、連続するデータパケットなどをいう。

【0086】

又、FSN を表わすビット群は 4 ビットに限られず、任意のビット数とすることができる。

【0087】

(実施の形態 3)

本実施の形態に係る送受信装置及び誤り制御方法は、実施の形態 2 と同様の構成を有し、但し ARQ 制御情報に、フレームの位置を示すフレーム番号として、フレーム相対番号を付加するものである。

【0088】

ARQ 制御情報に FSN を用いる場合、各フレーム内での位置情報によってどのパケットに誤りが発生したのかを表わすため、ARQ 制御情報自体にエラーが生じ、ARQ 制御情報を再送する場合、どのフレームについての位置情報なのか判別がつかなくなる。

【0089】

そこで、本実施の形態においては、FSN を用いた ARQ 制御情報にフレーム相対番号; PFN (Previous Frame Number) を付加し、何フレーム前のフレームに関する情報であるかを判別できるようにする。

【0090】

以下、図9から図12を用いて、本実施の形態に係る送受信装置及び誤り制御方法について説明する。図9は、本発明の実施の形態3に係るシーケンスの一例を示す模式図であり、図10から図12は、それぞれ、本発明の実施の形態3に係るARQ制御情報の一構成例を示す模式図である。なお、本実施の形態に係る送受信装置のブロック図は、図4に示す実施の形態2に係るブロック図と同様であるため、ここでは省略する。

【0091】

図9は、図中最初のフレームにおいて、データパケット#8、#9及び#12に誤りが生じた場合を示しており、受信側は、この受信状況における再送要求として、図10に示すように、 $[PFN=0]$ $[FSN=2]$ $[0110]$ というビット構成を採る。

【0092】

図10において、ビット群1001は、0であり、直前のフレームに関する情報であることを示している。PFN=1であれば、1つ前のフレームに関する情報であることを示し、以下、数値が大きくなるにしたがいその分時間的に前のフレームに関する情報であることを示している。

【0093】

図10において、ビット群1002は、既に述べた場合と同様に、フレーム内で2番目に位置するパケットに誤りが生じたことを示し、ビット1003～ビット1006は、FSN=2であることから、FSN=3～6についての誤りの有無を示している。

【0094】

図9に戻り、最初のフレームに関するARQ制御情報についてエラーが生じると、受信側はARQ制御情報を再送する。その際、ARQ制御情報の中身である $[FSN=2]$ $[0110]$ は、1つ前のフレームに関する情報であるため、付加されるPFNを1とする。

【0095】

このように、PFNを用いることによって、送信側は、何フレーム前のフレー

ムに関するARQ制御情報であるかを判別することができる。

【0096】

又、FSN及びPFNを用いる方法として、図11に示すように、図7と同様に、ARQ制御情報をPFN及びFSNのみからなるビット構成とすることもできる。ここでは、ビット群1101が直前のフレームに関する情報であることを示し、ビット群1102がフレーム内での位置が2番目のパケットに誤りが生じたことを示し、以下同様に、ビット群1103が3番目のパケットの誤りを、ビット群1104が6番目のパケットの誤りを、それぞれ示している。

【0097】

又、FSN及びPFNを用いる方法として、図12に示すように、図6と同様に、常にFSN=1とし、更にこの固定されたFSN=1を省略することによって、図12に示すように、図8と同様に、ARQ制御情報をPFN及びフレーム内の先頭スロットからの誤りの有無を示すビットのみからなるビット構成とすることもできる。

【0098】

ここでは、ビット群1201が直前のフレームについての情報であることを示し、ビット1202がフレーム内での位置が1番目のパケットが正常受信であることを示し、ビット1203がフレーム内での位置が2番目のパケットに誤りが生じたことを示し、以下同様に、ビット1204は3番目のパケットが誤り、ビット1205が4番目のパケットが正常受信、ビット1206が5番目のパケットが正常受信、ビット1207は6番目のパケットが誤り、ビット1208が正常受信、をそれぞれ示している。

【0099】

このように、本実施の形態によれば、ARQ制御情報にFSNを用いてフレーム内の位置情報で誤りが発生したパケットを伝達する場合に、受信側がARQ制御情報にフレーム相対番号であるPFNを用いることによって、送信側は、複数のARQ制御情報にエラーが生じる場合でも、何フレーム前のフレームに関するARQ制御情報であるかを簡易に判別することができ、適切な再送を行うことができる。

【0100】

なお、ここで、フレームとは、TDMA方式における伝送フレーム、TDMA方式におけるマルチ伝送フレーム、複数のデータパケット、連続するデータパケットなどをいう。

【0101】

又、FSNを表わすビット群及びPFNを表わすビット群は4ビットに限られず、任意のビット数とすることができる。

【0102】

(実施の形態4)

本実施の形態に係る送受信装置及び誤り制御方法は、実施の形態3と同様の構成を有し、但しフレームの位置を示すフレーム番号として、フレーム相対番号の代わりにフレーム絶対番号を用いるものである。

【0103】

実施の形態3に示したようなフレーム相対番号を用いる場合、複数のARQ制御情報にエラーが生じた場合に、処理が煩雑になるという問題が生じる。

【0104】

そこで、本実施の形態においては、フレーム同期獲得に用いられる識別番号をフレーム絶対番号；FRN (Frame Number) としてPFNの代わりに用いるものである。

【0105】

フレーム識別番号は、通常、例えば0～15の16値で表わされるものであり、取り得る数値が16値に限定されているのであれば、それを表わすビット群は4ビットからなる構成で済む。

【0106】

以下、図13から図16を用いて、本実施の形態に係る送受信装置及び誤り制御方法について説明する。図13は、本発明の実施の形態4に係るシーケンスの一例を示す模式図であり、図14から図16は、それぞれ、本発明の実施の形態4に係るARQ制御情報の一構成例を示す模式図である。なお、本実施の形態に係る送受信装置のブロック図は、図4に示す実施の形態2に係るブロック図と同

様であるため、ここでは省略する。

【0107】

図13において、図中最初のフレームの識別番号が8であるものとし、このフレームの受信において、データパケット#8、#9及び#12に誤りが生じた場合を示しており、受信側は、この受信状況における再送要求として、図14に示すように、[FRN=8] [FSN=2] [0110] というビット構成を採る。

【0108】

図14において、ビット群1401は、8であり、識別番号が8であるフレームに関する情報であることを示している。ビット群1402は、既に述べた場合と同様に、フレーム内で2番目に位置するパケットに誤りが生じたことを示し、ビット1403～ビット1406は、FSN=2であることから、FSN=3～6についての誤りの有無を示している。

【0109】

このように、FRNを用いることによって、送信側は、複数のARQ制御情報にエラーが生じる場合でも、何フレーム前のフレームに関するARQ制御情報であるかを簡易に判別することができる。又、FRNを表わすビット群は、PFNを表わすビット群に比べて少ないビット数で済む。

【0110】

又、FSN及びFRNを用いる方法として、図15に示すように、図7と同様に、ARQ制御情報をFRN及びFSNのみからなるビット構成とすることもできる。ここでは、ビット群1501が識別番号が8であるフレームに関する情報であることを示し、ビット群1502がフレーム内での位置が2番目のパケットに誤りが生じたことを示し、以下同様に、ビット群1503が3番目のパケットの誤りを、ビット群1504が6番目のパケットの誤りを、それぞれ示している。

【0111】

又、FSN及びFRNを用いる方法として、図8と同様に、常にFSN=1とし、更にこの固定されたFSN=1を省略することによって、図16に示すよう

に、ARQ制御情報をFRN及びフレーム内の先頭スロットからの誤りの有無を示すビットのみからなるビット構成とすることもできる。

【0112】

ここでは、ビット群1601が識別番号が8であるフレームについての情報であることを示し、ビット1602がフレーム内での位置が1番目のパケットが正常受信であることを示し、ビット1603がフレーム内での位置が2番目のパケットに誤りが生じたことを示し、以下同様に、ビット1604は3番目のパケットが誤り、ビット1605が4番目のパケットが正常受信、ビット1606が5番目のパケットが正常受信、ビット1607は6番目のパケットが誤り、ビット1608が正常受信、をそれぞれ示している。

【0113】

このように、本実施の形態によれば、ARQ制御情報にFSNを用いてフレーム内の位置情報で誤りが発生したパケットを伝達する場合に、受信側がARQ制御情報にフレーム絶対番号であるFRNを用いることによって、送信側は、複数のARQ制御情報にエラーが生じる場合でも、いずれのフレームに関するARQ制御情報であるかを簡易に判別することができ、適切な再送を行うことができる。

【0114】

なお、ここで、フレームとは、TDMA方式における伝送フレーム、TDMA方式におけるマルチ伝送フレーム、複数のデータパケット、連続するデータパケットなどをいう。

【0115】

又、FSNを表わすビット群及びFRNを表わすビット群は4ビットに限られず、任意のビット数とすることができる。

【0116】

(実施の形態5)

本実施の形態に係る送受信装置及び誤り制御方法は、実施の形態1と同様の構成を有し、但しSNを2進数で表わすビット群の下位ビットを省略し、ARQ制御情報に用いられるビット数を削減するものである。

【0117】

以下、図17から図20を用いて、本実施の形態に係る送受信装置及び誤り制御方法について説明する。図17及び図19は、それぞれ、本発明の実施の形態5に係るシーケンスの一例を示す模式図であり、図18及び図20は、それぞれ、本発明の実施の形態5に係るARQ制御情報の一構成例を示す模式図である。なお、本実施の形態に係る送受信装置のブロック図は、図4に示す実施の形態2に係るブロック図と同様であるため、ここでは省略する。

【0118】

図17は、図中最初のフレームにおいて、データパケット#2、#4、#5及び#8に誤りが生じた場合を示しており、受信側は、この受信状況における再送要求として、図18に示すように、[OSN=1][010]というビット構成を採る。

【0119】

ここで、OSN (Omitted Sequence Number) は、SNを2進数で表わし、下位ビットを省略した時の値を10進数で表わした値である。

【0120】

本実施の形態においては、省略するのを最下位ビットである1ビット目とする。例えば、SN=2は、2進数で表わすと、「10」である。この1ビット目を省略すると「1」となり、これを10進数で表わすと、OSN=1となる。又、例えば、SN=8は、2進数で表わすと、「1000」である。この1ビット目を省略すると「100」となり、これを10進数で表わすと、OSN=4となる。

【0121】

すなわち、OSN=1は、SN=2及びSN=3の両方を表わしており、OSN=4は、SN=8及びSN=9の両方を表わしている。

【0122】

図18において、ビット群1801は、1であり、SN=2及びSN=3の少なくとも一方に誤りが発生したことを示しており、ビット1802～ビット18

04は、ビット群1801においてOSN=1であることから、それぞれOSN=2~4を表わしている。ビット1802は、0であることから、SN=4及びSN=5の少なくとも一方に誤りが発生したことを示しており、ビット1803は、1であることから、SN=6及びSN=7のいずれも正常受信されたことを示しており、ビット1804は、0であることから、SN=8及びSN=9の少なくとも一方に誤りが発生したことを示している。

【0123】

図17に戻り、最初のフレームに関するARQ制御情報を受信した送信側は、図18に示したARQ制御情報によって指示されたSN=2、3、4、5、8、9について、再送する。受信側は、SN=3及びSN=9については、既に正常受信済みであるため、廃棄する。

【0124】

このように、OSNを用いることによって、ARQ制御情報に用いるビット数を減らすことができるため、伝送効率が向上する。

【0125】

又、OSNを用いる方法として、図20に示すように、図7と同様に、ARQ制御情報をOSNのみからなるビット構成とすることもできる。

【0126】

例えば、図19に示すシーケンスの一例のように、最初のフレームにおいて、SN=2及びSN=8についてエラーが発生した場合、受信側は、ARQ制御情報として[OSN=1][OSN=4]を送信する。

【0127】

図20において、ビット群2001は、SN=2、3の少なくとも一方に誤りが発生したことを示し、ビット群2002は、SN=8、9の少なくとも一方に誤りが発生したことを示している。よって、このARQ制御情報を受信した送信側は、SN=2、3、8、9を再送する。受信側は、SN=3、9は、正常受信済みのため廃棄する。

【0128】

このように、本実施の形態によれば、ARQ制御情報において、SNの代わり

に O S N を用いることによって、同じ A R Q 制御情報を送信するのにより少ないデータ量で済むため、伝送効率を向上させることができる。特に、O S N は、連続する S N を一度に送ることができるため、誤りが連続するような状況でより効果的である。

【0 1 2 9】

なお、本実施の形態において、省略するビット数が 1 である場合について述べたが、上記場合に限られず、2 以上の下位ビットを省略してもよい。省略するビット数を多くするほど連続する S N をより多く一度に送ることができるため、誤りが連続するような状況でより効果的である。

【0 1 3 0】

なお、ここで、フレームとは、T D M A 方式における伝送フレーム、T D M A 方式におけるマルチ伝送フレーム、複数個のデータパケット、連続するデータパケットなどをいう。

【0 1 3 1】

又、O S N を表わすビット群は 4 ビットに限られず、任意のビット数とすることができる。

【0 1 3 2】

(実施の形態 6)

本実施の形態に係る送受信装置及び誤り制御方法は、実施の形態 5 と同様の構成を有し、但し通信中に省略するビット数を変えることができるものである。

【0 1 3 3】

以下、図 2 1 から図 2 3 を用いて、本実施の形態に係る送受信装置及び誤り制御方法について説明する。図 2 1 は、本発明の実施の形態 6 に係るシーケンスの一例を示す模式図であり、図 2 2 及び図 2 3 は、それぞれ、本発明の実施の形態 6 に係る A R Q 制御情報の一構成例を示す模式図である。なお、本実施の形態に係る送受信装置のブロック図は、図 4 に示す実施の形態 2 に係るブロック図と同様であるため、ここでは省略する。

【0 1 3 4】

実施の形態 5 においては、S N を 2 進数で表わした場合の下位ビットを予め定

められたビット数省略する場合について述べたが、本実施の形態においては、省略する下位のビット数を通信中に適応的に可変とすることにより、更に伝送効率の向上を図るものである。

【0135】

図21は、図中最初のフレームにおいて、データパケット#2、#4及び#5に誤りが生じた場合を示しており、受信側は、この受信状況における再送要求として、図22に示すように、[OMB=1] [OSN=1] [010]というビット構成を採る。

【0136】

ここで、OMB (Omitted Bits) は、2進数で表わしたSNの下位ビットを何ビット省略したかを示した値である。

【0137】

例えば、OMB=2であれば、下位の2ビットが省略されていることになり、OSN=1は、SN=4~7を表わすことになる。

【0138】

図22において、ビット群2201は、1であり、下位の1ビットが省略されていることを示しており、ビット群2202は、1であり、SN=2、3を示しており、ビット2203~ビット2205は、それぞれOSN=2~4を表わしており、ビット2203は、0であることから、SN=4及びSN=5の少なくとも一方に誤りが発生したことを示しており、ビット2204は、1であることから、SN=6及びSN=7のいずれも正常受信されたことを示しており、ビット2205は、0であることから、SN=8及びSN=9の少なくとも一方に誤りが発生したことを示している。

【0139】

図21に戻り、最初のフレームに関するARQ制御情報を受信した送信側は、図22に示したARQ制御情報によって指示されたSN=2、3、4、5、8、9について、再送する。受信側は、SN=3及びSN=9については、既に正常受信済みであるため、廃棄する。

【0140】

このように、OMB及びOSNを用いることによって、ARQ制御情報に用いるビット数を減らすことができるため、伝送効率が向上する。

【0141】

又、OMB及びOSNを用いる方法として、図23に示すように、図20と同様に、ARQ制御情報をOSNのみからなるビット構成とすることもできる。

【0142】

図23において、ビット群2301は、下位の省略ビット数が1であることを示し、ビット群2302は、SN=2、3の少なくとも一方に誤りが発生したことを示し、ビット群2303は、SN=4、5の少なくとも一方に誤りが発生したことを示しており、ビット群2304は、SN=8、9の少なくとも一方に誤りが発生したことを示している。

【0143】

よって、このARQ制御情報を受信した送信側は、SN=2、3、4、5、8、9を再送する。受信側は、SN=3、9は、正常受信済みのため廃棄する。

【0144】

このように、本実施の形態によれば、ARQ制御情報において、SNの代わりにOSNを用い、更に、省略するビット数を通信中に適応的に可変とすることができるものとし、OMBを用いて送信側に省略してあるビット数を伝達するため、伝送効率を更に向上させることができる。特に、省略するビット数を多くするほど連続するSNをより多く一度に送ることができるため、誤りが連続するような状況でより効果的である。

【0145】

なお、ここで、フレームとは、TDMA方式における伝送フレーム、TDMA方式におけるマルチ伝送フレーム、複数のデータパケット、連続するデータパケットなどをいう。

【0146】

又、OSNを表わすビット群及びOMBを表わすビット群は4ビットに限られず、任意のビット数とすることができる。

【0147】

(実施の形態 7)

本実施の形態に係る送受信装置及び誤り制御方法は、実施の形態 2 と同様の構成を有し、但し複数の通信相手局と通信を行う場合に ARQ 制御情報を共通チャネルで送信するものである。

【0148】

以下、図 24 及び図 25 を用いて、本実施の形態に係る送受信装置及び誤り制御方法について説明する。図 24 は、本発明の実施の形態 7 に係るシーケンスの一例を示す模式図であり、図 25 は、本発明の実施の形態 7 に係る通信フレームの一構成例を示す模式図である。なお、本実施の形態に係る送受信装置のブロック図は、図 4 に示す実施の形態 2 に係るブロック図と同様であるため、ここでは省略する。

【0149】

本実施の形態において、受信側は基地局であり、送信側は複数の通信端末 (TE1～3) であるものとする。

【0150】

本実施の形態においては、チャネル毎 (通信端末毎) に行っていた誤り制御を、共通チャネルを用いて行うことによって、各通信端末は、基地局から共通の ARQ 制御情報を受信することになり、送受信するデータ量が減り、伝送効率が向上する。

【0151】

図 24 において、受信側である基地局では、最初のフレーム内での 3 番目のパケットである TE3 からのパケット #1 と、4 番目のパケットである TE1 からのパケット #2 と、7 番目のパケットである TE2 からのパケット #2 と、についてエラーを検出したものとする。

【0152】

そこで、基地局は、共通チャネルを用いて、ARQ 制御情報 [FSN=3] [FSN=4] [FSN=7] を送信する。各通信端末は、この ARQ 制御情報を受信し、指示されたフレーム内位置にあったパケットを再送する。

【0153】

図 25 は、1 フレーム内のスロット構成の一例を示しており、1 フレームの先頭に共通チャネル 2501 が配置され、スロット 2502、2505 は TE1、スロット 2503、2508 及び 2509 は TE2、スロット 2504、2506 及び 2507 は TE3、にそれぞれ用いられた場合を示している。

【0154】

このように、本実施の形態によれば、受信側である基地局が通信相手局毎に ARQ 制御情報を送信する必要がないため、伝送効率を向上させることができる。

【0155】

なお、本実施の形態においては、ARQ 制御情報が図 7 に示すビット構成を採る場合について説明したが、本実施の形態において受信側が共通チャネルからブロードキャストする ARQ 制御情報は、既に述べた実施の形態のいずれにおける ARQ 制御情報の構成を用いてもよい。

【0156】

(実施の形態 8)

本実施の形態に係る送受信装置及び誤り制御方法は、実施の形態 1 と同様の構成を有し、但し所定のデータ単位内では同一の SN を付けるものである。

【0157】

データ処理時のデータ単位と送受信時のデータ単位とは必ずしも一致せず、例えば、実際に送受信されるパケットは、送受信時のデータ単位であり、通常、複数のパケットが集まって初めて有効なデータ処理時のデータ単位となる。

【0158】

よって、データ処理時のデータ単位中に一パケットでも誤りが生じれば、データ処理が正常に行えず、そのデータ処理時のデータ単位を構成するパケットについて、正常に受信されたものも廃棄される。

【0159】

したがって、パケット毎に SN を付与すると、データ処理時のデータ単位中のいずれかのパケットに誤りが生じ、そのデータ処理時のデータ単位を構成するすべてのパケットについて再送要求をする場合に、すべてのパケットに付与された SN について送信元に指示しなければならない。

【0 1 6 0】

そこで、本実施の形態においては、パケット毎に付与していたSNを、より上位のデータ処理時のデータ単位毎に付与するようにする。

【0 1 6 1】

以下、図26から図28を用いて、本実施の形態に係る送受信装置について説明する。図26から図28は、それぞれ、本発明の実施の形態8に係るデータパケットの通信状態を示す模式図である。なお、本実施の形態に係る送受信装置のブロック図は、図4に示す実施の形態2に係るブロック図と同様であるため、ここでは省略する。

【0 1 6 2】

図26は、パケット通信において、バースト毎に同じSNを付与した場合を示している。各バーストは、個々の通信局データであり、一パケットでも欠ければ、その通信局にとっては正常なデータ送受信ではない。よって、同一のSNを付与し、少なくとも一つに誤りがあればすべて再送する。

【0 1 6 3】

又、図27は、スロット単位で同じSNを付与する場合について示している。各スロットは、個々の通信局データであり、一パケットでも欠ければ、その通信局にとっては正常なデータ送受信ではない。よって、同一のSNを付与し、少なくとも一つに誤りがあればすべて再送する。

【0 1 6 4】

又、図28は、上位レイヤとして例えばIPパケット単位で同じSNを付与する場合について示している。各IPパケットは、データ処理時の処理単位であり、一パケットでも欠ければ、そのデータは廃棄される。よって、同一のSNを付与し、少なくとも一つに誤りがあればすべて再送する。

【0 1 6 5】

このように、本実施の形態によれば、送受信時のデータ単位であるパケット毎にSNを付与するのではなく、データ処理時のデータ単位毎にSNを付与し、処理時のデータ単位中に一パケットでも誤りが生じた場合に、一つのSNについて再送要求をすれば、その処理時のデータ単位のすべてのパケットについて再送指

示をすることができるため、伝送効率を向上させることができる。

【0 1 6 6】

なお、本実施の形態における A R Q 制御情報は、既に述べた実施の形態のいずれにおける A R Q 制御情報の構成を用いてもよい。

【0 1 6 7】

(実施の形態 9)

本実施の形態に係る送受信装置及び誤り制御方法は、実施の形態 1 と同様の構成を有し、但し複数のビットマップ形式を用いた A R Q 制御情報を連続して送信するものである。

【0 1 6 8】

以下、図 2 9 を用いて、本実施の形態に係る送受信装置及び誤り制御方法について説明する。図 2 9 は、本発明の実施の形態 9 に係るシーケンスの一例を示す模式図である。なお、本実施の形態に係る送受信装置のブロック図は、図 4 に示す実施の形態 2 に係るブロック図と同様であるため、ここでは省略する。

【0 1 6 9】

図 3 に示したような、ビットマップ形式を用いた A R Q 制御情報は、少ないビット数で多くの S N について情報を送信できるという利点があるが、ビット列ゆえに連続した S N についての情報しか送信することができず、誤りが離散的に発生した場合に伝送効率が劣化する。

【0 1 7 0】

そこで、本実施の形態においては、図 3 に示したようなビットマップ形式を用いた A R Q 制御情報を、ビット列の長さを短くした上で、2 個連続で送信する。

【0 1 7 1】

図 2 9 は、本実施の形態におけるシーケンスの一例であり、図中最初のフレームにおいて、データパケット # 2、# 4、# 5、# 7、# 8 に誤りが生じた場合を示している。

【0 1 7 2】

受信側は、図 3 に示したようなビット構成のビット列を 3 ビットに縮め、ここでは 2 回送信するものとする。この場合、A R Q 制御情報は、図示するように、

[SN=2] [100] [SN=7] [SN=010] となる。

【0173】

このようなARQ制御情報の送信方法は、フレーム内のパケット数が多く、誤りが離散的に発生している場合により伝送効率を向上させる効果を生じる。

【0174】

このように、本実施の形態によれば、ビットマップ形式を用いたARQ制御情報のビット構成中のビット列のビット数を減らし、複数回送信するため、ARQ制御情報のビット数を減らし、特に誤りが離散的に発生した場合に、伝送効率を向上させることができる。

【0175】

なお、本実施の形態におけるARQ制御情報は、上記構成以外でも、既に述べた実施の形態のいずれにおけるARQ制御情報の構成を用いてもよい。

———【0176】———

又、離散的な誤りに対応できるビット構成であれば、複数のARQ制御情報は必ずしも連続して送信しなくてもよい。

【0177】

(実施の形態10)

本実施の形態に係る送受信装置及び誤り制御方法は、実施の形態1と同様の構成を有し、但しエラーの発生状況に応じてARQ制御情報の構成を変えるものである。

【0178】

以下、図30から図33を用いて、本実施の形態に係る送受信装置及び誤り制御方法について説明する。図30は、本発明の実施の形態10に係る送受信装置の概略構成を示す要部ブロック図であり、図31及び図32は、それぞれ、本発明の実施の形態10に係るシーケンスの一例を示す模式図であり、図33は、本発明の実施の形態10に係るARQ制御情報の一構成例を示す模式図である。なお、実施の形態1と同様の構成には同一の符号を付し、詳しい説明は省略する。

【0179】

図33(a)に示すビット構成は、通常のPRIME-ARQ方式におけるA

RQ制御情報の構成（ビット群3302及びビット群3303）に識別フラグを示す1ビット（ビット3301）を付加したものであり、図33（b）に示すビット構成は、ビットマップ形式を用いたARQ制御情報の構成（ビット群3305及びビット3306～3309）に識別フラグを示す1ビット（ビット3304）を付加したものである。

【0180】

識別フラグは、0であれば、通常のPRIME-ARQ方式に則ってARQ制御情報が送信されていることを示し、1であれば、ビットマップ形式を用いたARQ制御情報が送信されていることを示す。

【0181】

図30に示す送信側においては、再送制御情報選択部3001は、受信したARQ制御情報中の識別フラグに基づいて、ARQ制御情報のビット構成を判別し、ビットマップ形式であれば、受信したARQ制御情報をビットマップ処理部108に出力し、通常のPRIME-ARQ方式の構成であれば、セクタ部3002を介して、再送制御部109へ出力する。

【0182】

一方受信側では、再送制御情報判定部3003は、SN判定部113の出力からSNのエラーが連続的であるか離散的であるかを判別し、再送制御情報切替部3005に伝達する。再送制御情報生成部3004は、SN判定部113の出力に基づいて、通常のPRIME-ARQ方式のARQ制御情報を生成する。再送制御情報切替部3005は、再送制御情報判定部3003の出力に基づいて、再送制御情報生成部3004によって生成された通常のPRIME-ARQ方式のARQ制御情報か、又はビットマップ生成部115によって生成されたビットマップ形式を用いたARQ制御情報か、いずれかを選択的に出力する。

【0183】

1フレームの packets 数が13とすると、図31に示すように、誤りが発生したSNが2及び12というように、離散的に誤りが発生した場合は、通常のPRIME-ARQ方式を用いた方が伝送効率がよい。又、図32に示すように、誤りがSN=8、10、11というように非離散的である場合は、ビットマップ形

式を用いる方が伝送効率が向上する。

【0184】

このように、本実施の形態によれば、フレーム内におけるエラー発生状況に応じてARQ制御情報の構成を適応的に切り替えるため、伝送効率を向上させることができる。

【0185】

なお、本実施の形態に係る送受信装置及び誤り制御方法によって切り替えるARQ制御情報の構成は、上記2構成に限られず、既に述べたいずれの実施の形態におけるARQ制御情報の構成を用いることもできる。

【0186】

又、識別フラグは、1ビットに限られない。識別フラグを2ビット以上からなるようにすることによって、2以上の構成を切り替えるようにすることもできる。

【0187】

又、ARQ制御情報の種類を切り替えるのではなく、同じ構成を採るが、ビットマップ形式のビット数を増減させる等、構成するビット又はビット群の数を増減するようにすることもできる。

【0188】

(実施の形態11)

本実施の形態に係る送受信装置は、実施の形態10と同様の構成を有し、但し復調信号の判定誤差を用いて回線品質を推定し、回線品質に応じてARQ制御情報に用いるビット数を変えるものである。

【0189】

以下、図34及び図35を用いて、本実施の形態に係る送受信装置について説明する。図34は、本発明の実施の形態11に係る送受信装置の概略構成を示す要部ブロック図であり、図35は、本発明の実施の形態11に係る送受信装置の復調処理部及び再送制御パラメータ決定部の概略構成を示す要部ブロック図である。なお、実施の形態10と同様の構成には同一の符号を付し、詳しい説明は省略する。

【0190】

図34において、再送制御パラメータ決定部3401は、復調処理部の出力から、受信信号の回線品質を推定し、推定された回線品質に応じてビットマップ生成部115、再送制御情報生成部3004及び再送制御情報切替部3005を制御し、回線品質に応じて、通常のPRIME-ARQ方式のARQ制御情報及びビットマップ形式を用いたARQ制御情報に用いられるビット数又はビット群数を増減させる。

【0191】

図35において、復調部3501は、受信信号を復調し、判定部3502は、信号点の判定を行う。

【0192】

減算器3503は、判定器3502の入力信号と出力信号とを減算処理して判定誤差を算出し、減算器3504は、減算器3503の出力である判定誤差としきい値とを減算処理し、判定部3505が大小判定を行う。

【0193】

この判定結果によって、判定誤差が所定値より多い場合は回線品質が劣悪な状況であると判断し、所定値より少ない場合は回線品質が良好であると判断する。

【0194】

回線品質が劣悪な場合、ARQ制御情報に用いられるビット数又はビット群数を増やすことによって誤り率の向上を図り、回線品質が良好な場合、ビット数又はビット群数を減らし、伝送効率向上を図る。

【0195】

このように、本実施の形態によれば、回線品質に応じてARQ制御情報に用いるビット数又はビット群数を適当的に変えるため、誤り率を低く抑えつつ伝送効率の向上を図ることができる。

【0196】

(実施の形態12)

本実施の形態に係る送受信装置は、実施の形態11と同様の構成を有し、但し判定誤差を平均化してから用いるものである。

【0197】

以下、図36を用いて、本実施の形態に係る送受信装置について説明する。図36は、本発明の実施の形態12に係る送受信装置の復調処理部及び再送制御パラメータ決定部の概略構成を示す要部ブロック図である。なお、実施の形態11と同様の構成には同一の符号を付し、詳しい説明は省略する。

【0198】

図36において、平均化器3601は、減算器3503の出力である判定誤差を平均化する。

【0199】

このように、本実施の形態によれば、判定誤差を平均化してから用いるため、回線品質の検出精度を向上させることができる。

【0200】

(実施の形態13)

本実施の形態に係る送受信装置は、実施の形態12と同様の構成を有し、但し判定誤差をスロット間で平均してから用いるものである。

【0201】

以下、図37及び図38を用いて、本実施の形態に係る送受信装置について説明する。図37は、本発明の実施の形態13に係る送受信装置の復調処理部及び再送制御パラメータ決定部の概略構成を示す要部ブロック図であり、図38は、本発明の実施の形態7に係る送受信装置のスロット間平均部の概略構成を示す要部ブロック図である。なお、実施の形態12と同様の構成には同一の符号を付し、詳しい説明は省略する。

【0202】

図37において、スロット間平均部3701は、平均化された各スロットの判定誤差の平均値を算出し、減算器3504に出力する。

【0203】

図38において、スイッチ3801は、スロット毎に出力先を切り替え、メモリ3802は、各スロットの平均化された判定誤差を一時的に格納し、平均化部3803は、各スロットの平均化された判定誤差に対して平均化処理する。

【 0 2 0 4 】

このように、本実施の形態によれば、各スロットにおける平均化された判定誤差をスロット間で平均化するため、回線品質推定精度を向上させることができる。

【 0 2 0 5 】

(実施の形態 1 4)

本実施の形態に係る送受信装置は、実施の形態 1 3 と同様の構成を有し、但し 1 フレーム前の回線推定値と現フレームの回線推定値とを加重平均するものである。

【 0 2 0 6 】

以下、図 3 9 を用いて、本実施の形態に係る送受信装置について説明する。図 3 9 は、本発明の実施の形態 1 4 に係る送受信装置のスロット間平均部の概略構成を示す要部ブロック図である。なお、実施の形態 1 3 と同様の構成には同一の符号を付し、詳しい説明は省略する。

【 0 2 0 7 】

図 3 9 において、乗算器 3 9 0 1 は、現フレームの回線推定値に 0. 1 を乗じ、メモリ 3 9 0 2 は、1 フレーム前の回線推定値を格納し、乗算器 3 9 0 3 は、1 フレーム前の回線推定値に 0. 9 を乗じ、加算器 3 9 0 4 は、乗算器 3 9 0 1 と乗算器 3 9 0 3 の出力とを加算し、減算器 3 5 0 4 に出力する。

【 0 2 0 8 】

このように、本実施の形態によれば、1 フレーム前の回線推定値と現フレームの回線推定値と加重平均するため、回線品質推定の精度を上げることができる。

【 0 2 0 9 】

(実施の形態 1 5)

本実施の形態に係る送受信装置は、実施の形態 1 4 と同様の構成を有し、但し加重平均に用いる係数の値を可変とするものである。

【 0 2 1 0 】

以下、図 4 0 を用いて、本実施の形態に係る送受信装置について説明する。図 4 0 は、本発明の実施の形態 1 5 に係る送受信装置のスロット間平均部の概略構

成を示す要部ブロック図である。なお、実施の形態 14 と同様の構成には同一の符号を付し、詳しい説明は省略する。

【0211】

図 40 において、スイッチ 4001 は、0.5 又は 0.1 を選択的に出力し、スイッチ 4002 は、0.5 又は 0.9 を選択的に出力する。スイッチ 4001 及びスイッチ 4002 から出力される係数の和は常に 1 になるものとする。

【0212】

このように、本実施の形態によれば、加重平均に用いる係数を可変とするため、加重平均処理の収束速度を早めることができる。

【0213】

(実施の形態 16)

本実施の形態に係る送受信装置は、実施の形態 14 と同様の構成を有し、但し加重平均をビットシフトで実現するものである。

【0214】

以下、図 41 を用いて、本実施の形態に係る送受信装置について説明する。図 41 は、本発明の実施の形態 16 に係る送受信装置のロット間平均部の概略構成を示す要部ブロック図である。なお、実施の形態 14 と同様の構成には同一の符号を付し、詳しい説明は省略する。

【0215】

ディジタル信号を 1 ビットシフトさせると振幅が半分になることに鑑み、ビットシフト器を用いることによって、ロット間平均部 3701 から演算量を要す乗算器を省くことができる。

【0216】

2 ビットシフト器 4101 は、現フレームの回線推定値を 2 ビットシフトさせ、0.25 倍とする。2 ビットシフト器 4102 及び 1 ビットシフト器 4103 は、メモリ 3902 の出力である 1 フレーム前の回線推定値を、それぞれ 2 ビットシフト、1 ビットシフトさせ、それぞれ 0.25 倍、0.5 倍とする。

【0217】

加算器 4104 は、2 ビットシフト器 4102 及び 1 ビットシフト器 4103

の出力を加算し、1フレーム前の回線推定値の0.75倍を生成する。最後に加算器3904が、2ビットシフト器4101の出力と加算器4104の出力とを加算し、減算器3504に出力する。

【0218】

このように、本実施の形態によれば、ビットシフトで加重平均処理を実現することができるため、演算量を減らすことができる。

【0219】

なお、上記実施の形態1～16においては、エラーチェックの方法としてCRC検査を例に挙げたが、エラー判定ができるならば、任意の方法でよい。

【0220】

又、上記実施の形態1～16は、いずれも適宜組み合わせて実施することができ、送信制御に関する形態では、ビットが表わす数値がSNかフレーム番号か等は不問である。

【0221】

【発明の効果】

以上説明したように、本発明によれば、伝送効率を劣化させずに誤り率を低下させることができる。

【図面の簡単な説明】

【図1】

本発明の実施の形態1に係る送受信装置の概略構成を示す要部ブロック図

【図2】

本発明の実施の形態1に係るシーケンスの一例を示す模式図

【図3】

本発明の実施の形態1に係るARQ制御情報の一構成例を示す模式図

【図4】

本発明の実施の形態2に係る送受信装置の概略構成を示す要部ブロック図

【図5】

本発明の実施の形態2に係るシーケンスの一例を示す模式図

【図6】

本発明の実施の形態 2 に係る A R Q 制御情報の一構成例を示す模式図

【図 7】

本発明の実施の形態 2 に係る A R Q 制御情報の一構成例を示す模式図

【図 8】

本発明の実施の形態 2 に係る A R Q 制御情報の一構成例を示す模式図

【図 9】

本発明の実施の形態 3 に係るシーケンスの一例を示す模式図

【図 1 0】

本発明の実施の形態 3 に係る A R Q 制御情報の一構成例を示す模式図

【図 1 1】

本発明の実施の形態 3 に係る A R Q 制御情報の一構成例を示す模式図

【図 1 2】

本発明の実施の形態 3 に係る A R Q 制御情報の一構成例を示す模式図

【図 1 3】

本発明の実施の形態 4 に係るシーケンスの一例を示す模式図

【図 1 4】

本発明の実施の形態 4 に係る A R Q 制御情報の一構成例を示す模式図

【図 1 5】

本発明の実施の形態 4 に係る A R Q 制御情報の一構成例を示す模式図

【図 1 6】

本発明の実施の形態 4 に係る A R Q 制御情報の一構成例を示す模式図

【図 1 7】

本発明の実施の形態 5 に係るシーケンスの一例を示す模式図

【図 1 8】

本発明の実施の形態 5 に係る A R Q 制御情報の一構成例を示す模式図

【図 1 9】

本発明の実施の形態 5 に係るシーケンスの一例を示す模式図

【図 2 0】

本発明の実施の形態 5 に係る A R Q 制御情報の一構成例を示す模式図

【図 2 1】

本発明の実施の形態 6 に係るシーケンスの一例を示す模式図

【図 2 2】

本発明の実施の形態 6 に係る A R Q 制御情報の一構成例を示す模式図

【図 2 3】

本発明の実施の形態 6 に係る A R Q 制御情報の一構成例を示す模式図

【図 2 4】

本発明の実施の形態 7 に係るシーケンスの一例を示す模式図

【図 2 5】

本発明の実施の形態 7 に係る通信フレームの一構成例を示す模式図

【図 2 6】

本発明の実施の形態 8 に係るデータパケットの通信状態を示す模式図

【図 2 7】

本発明の実施の形態 8 に係るデータパケットの通信状態を示す模式図

【図 2 8】

本発明の実施の形態 8 に係るデータパケットの通信状態を示す模式図

【図 2 9】

本発明の実施の形態 9 に係るシーケンスの一例を示す模式図

【図 3 0】

本発明の実施の形態 1 0 に係る送受信装置の概略構成を示す要部ブロック図

【図 3 1】

本発明の実施の形態 1 0 に係るシーケンスの一例を示す模式図

【図 3 2】

本発明の実施の形態 1 0 に係るシーケンスの一例を示す模式図

【図 3 3】

本発明の実施の形態 1 0 に係る A R Q 制御情報の一構成例を示す模式図

【図 3 4】

本発明の実施の形態 1 1 に係る送受信装置の概略構成を示す要部ブロック図

【図 3 5】

本発明の実施の形態 1 1 に係る送受信装置の復調処理部及び再送制御パラメータ決定部の概略構成を示す要部ブロック図

【図 3 6】

本発明の実施の形態 1 2 に係る送受信装置の復調処理部及び再送制御パラメータ決定部の概略構成を示す要部ブロック図

【図 3 7】

本発明の実施の形態 1 3 に係る送受信装置の復調処理部及び再送制御パラメータ決定部の概略構成を示す要部ブロック図

【図 3 8】

本発明の実施の形態 7 に係る送受信装置のロット間平均部の概略構成を示す要部ブロック図

【図 3 9】

本発明の実施の形態 1 4 に係る送受信装置のロット間平均部の概略構成を示す要部ブロック図

【図 4 0】

本発明の実施の形態 1 5 に係る送受信装置のロット間平均部の概略構成を示す要部ブロック図

【図 4 1】

本発明の実施の形態 1 6 に係る送受信装置のロット間平均部の概略構成を示す要部ブロック図

【図 4 2】

PRIME-ARQ方式の誤り制御を行う送受信装置の概略構成を示す要部ブロック図

【図 4 3】

PRIME-ARQ方式のシーケンスの一例を示す模式図

【符号の説明】

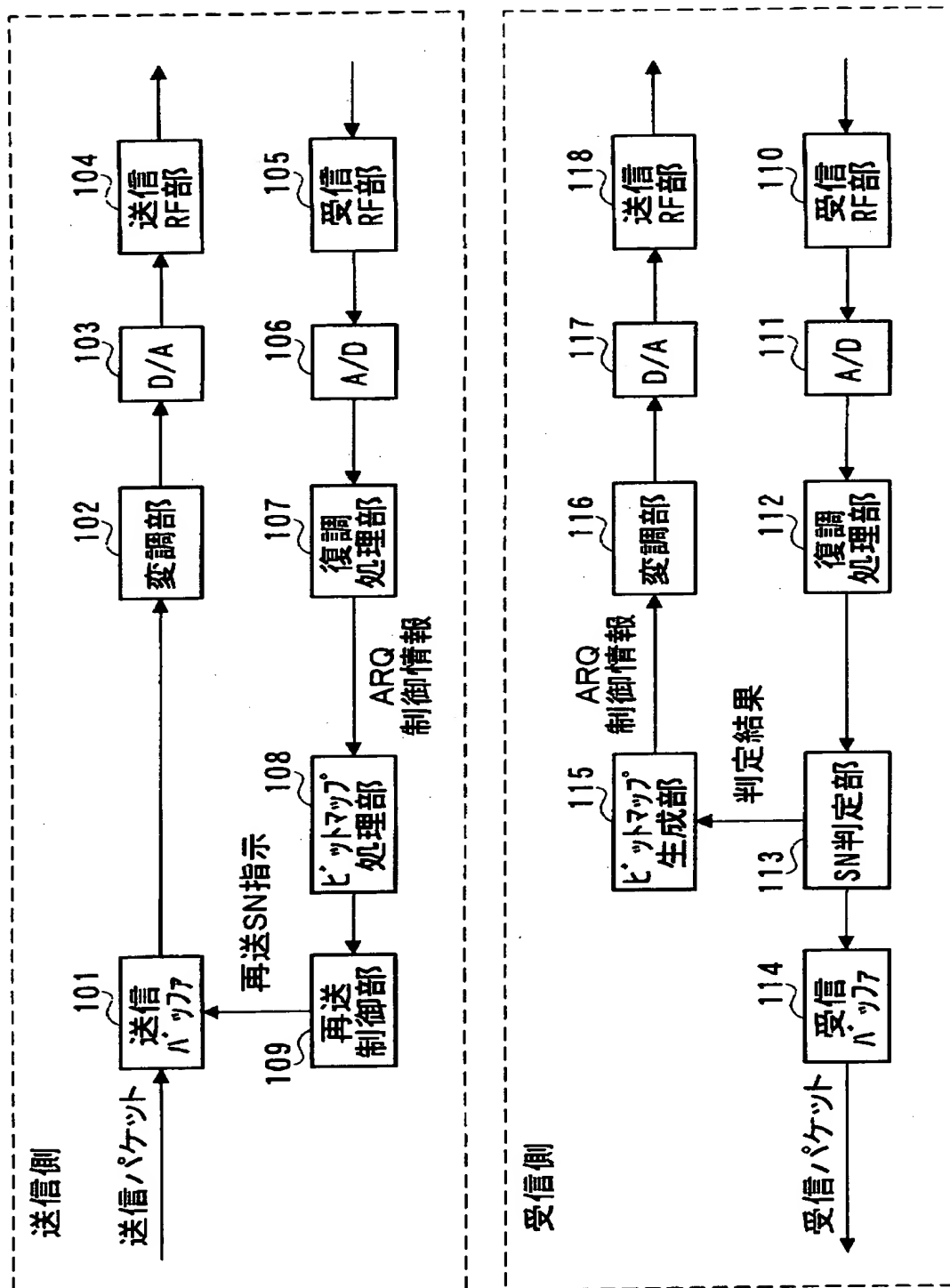
108 ビットマップ処理部

115 ビットマップ生成部

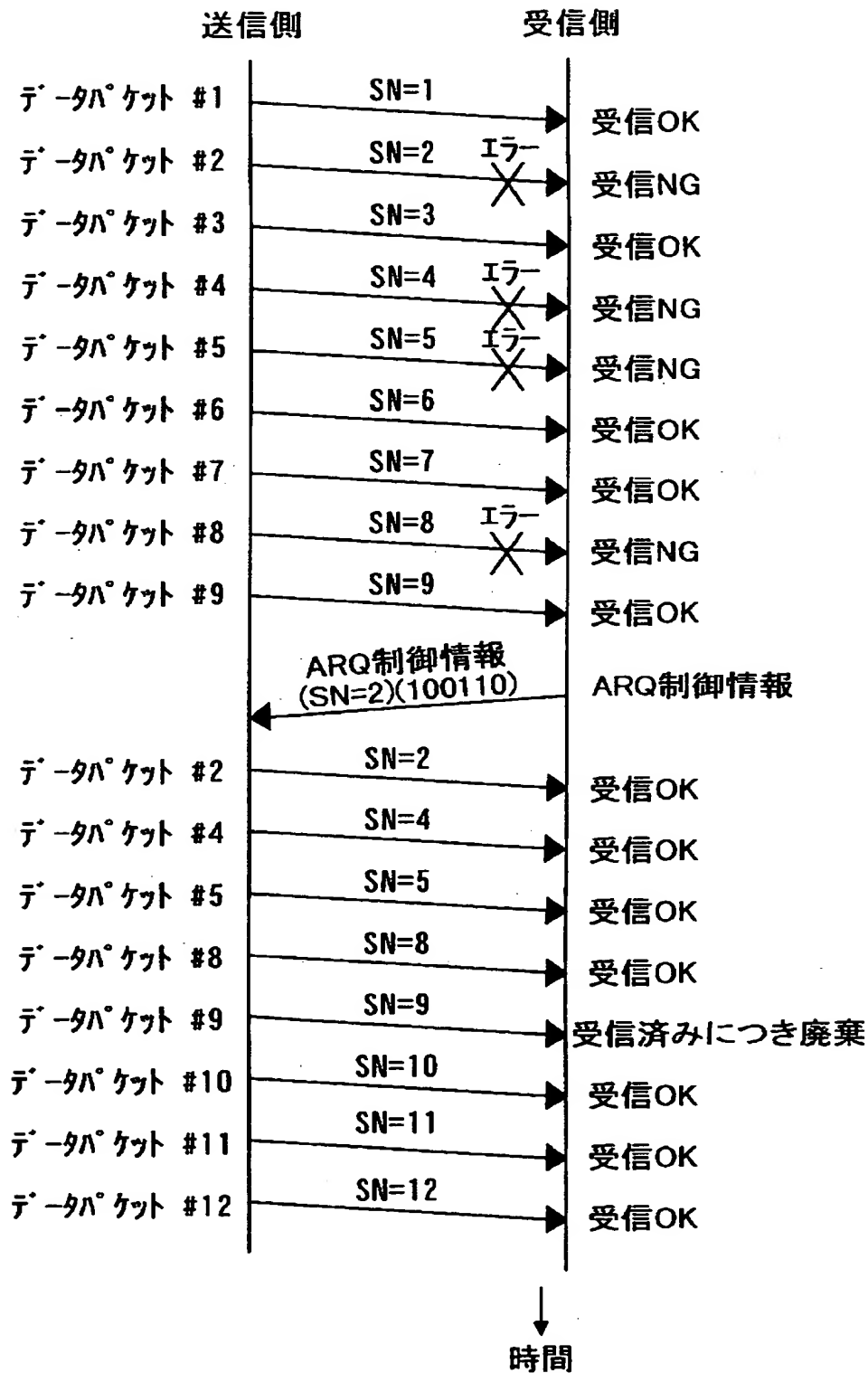
【書類名】

図面

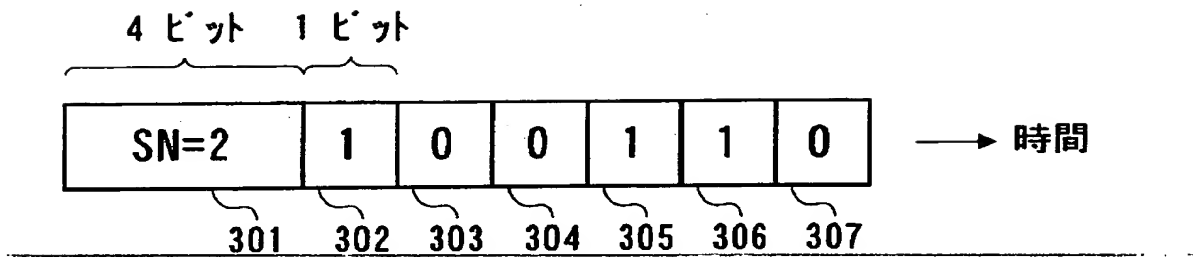
【図 1】



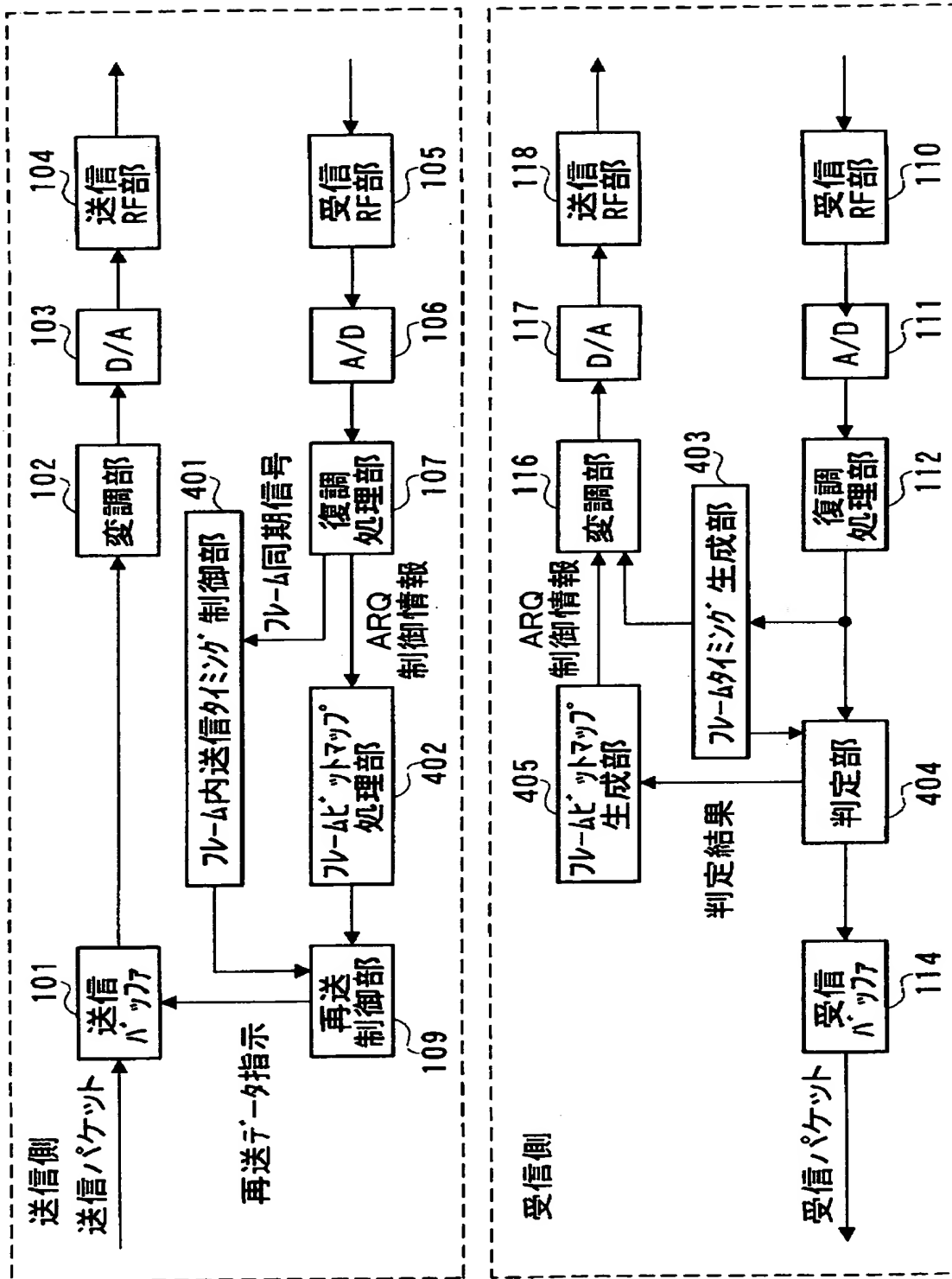
【図 2】



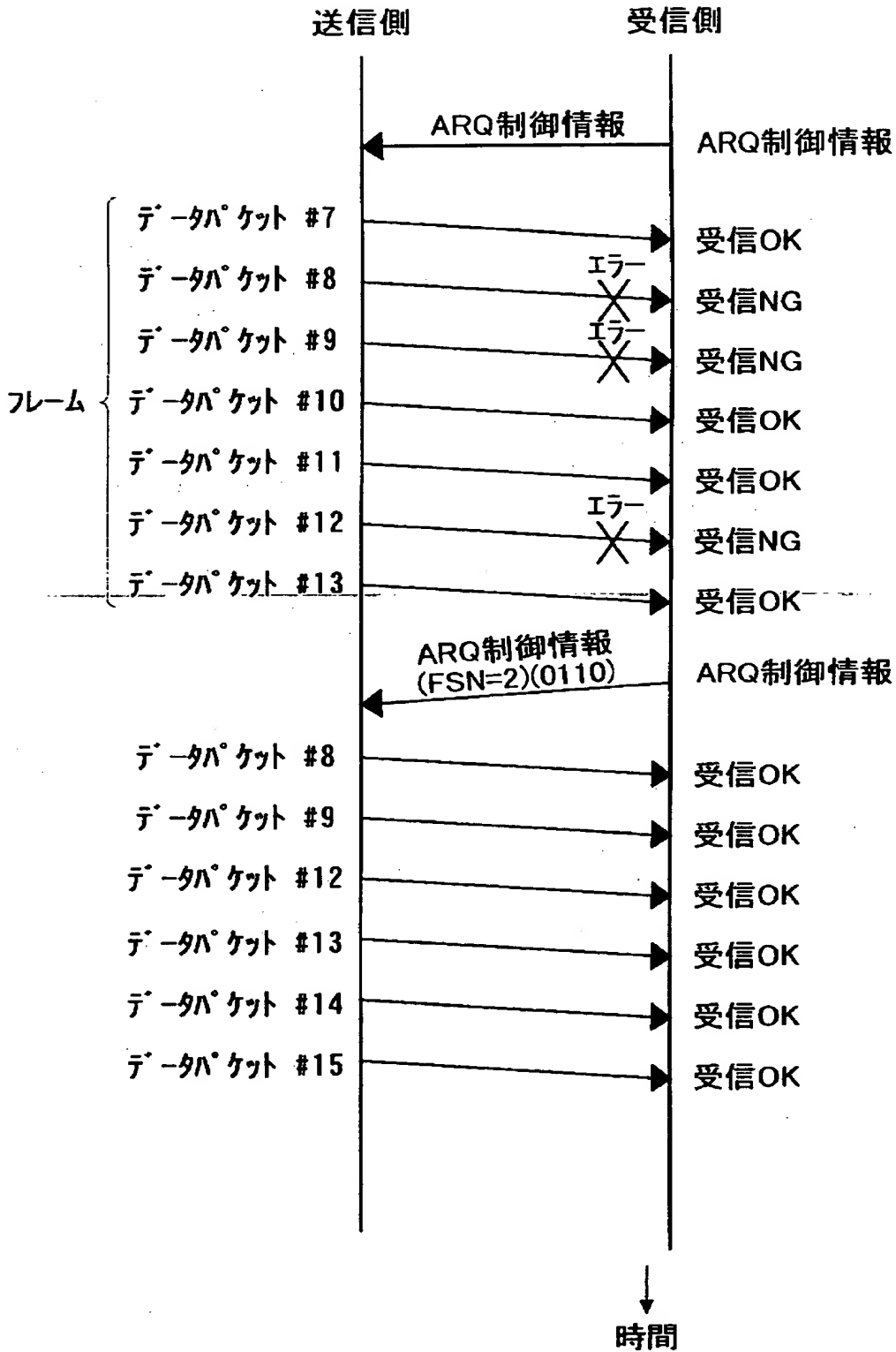
【図 3】



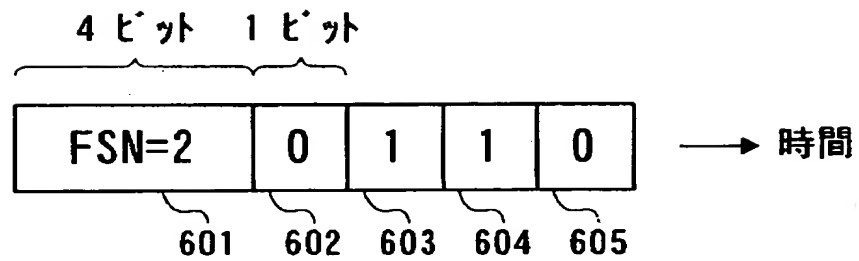
【図 4】



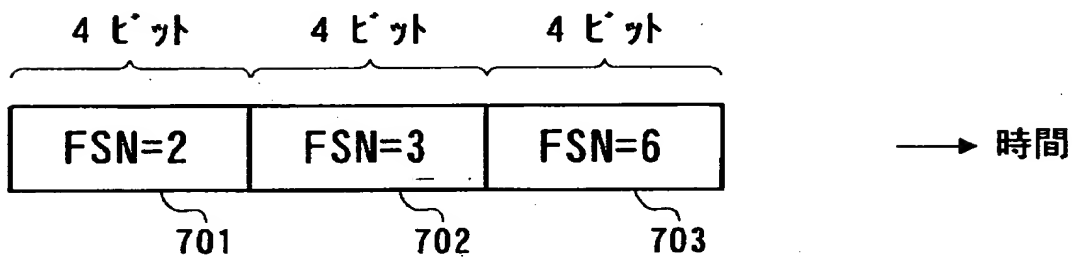
【図 5】



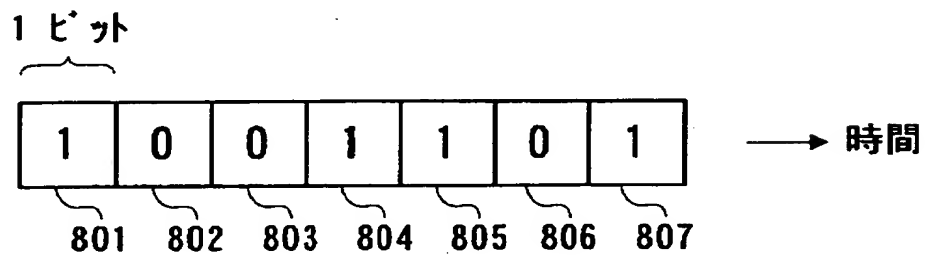
【図 6】



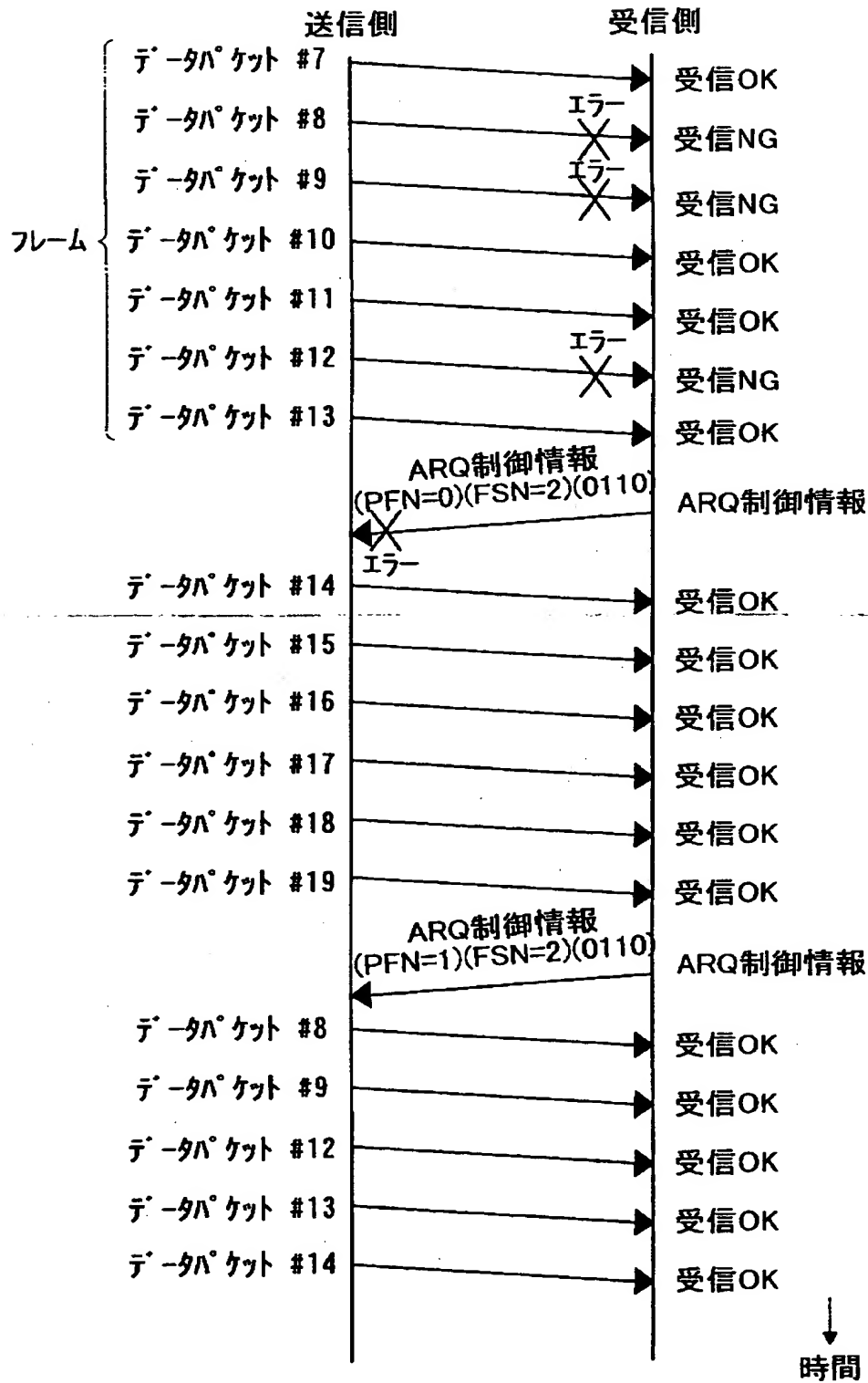
【図 7】



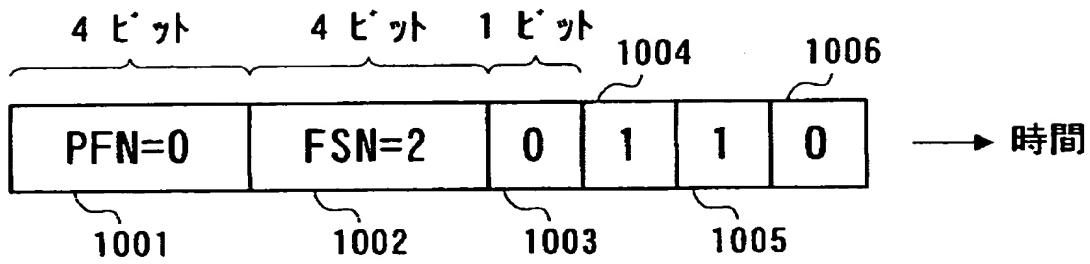
【図 8】



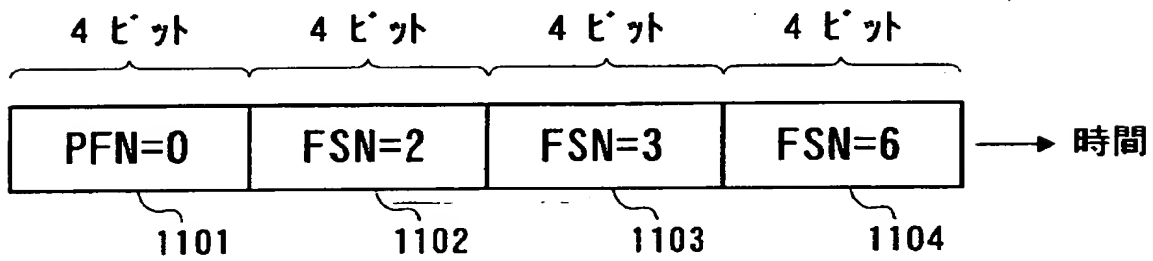
【図 9】



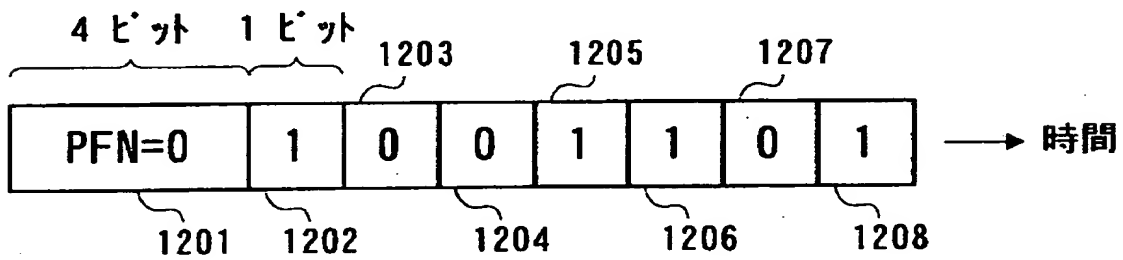
【図 1 0】



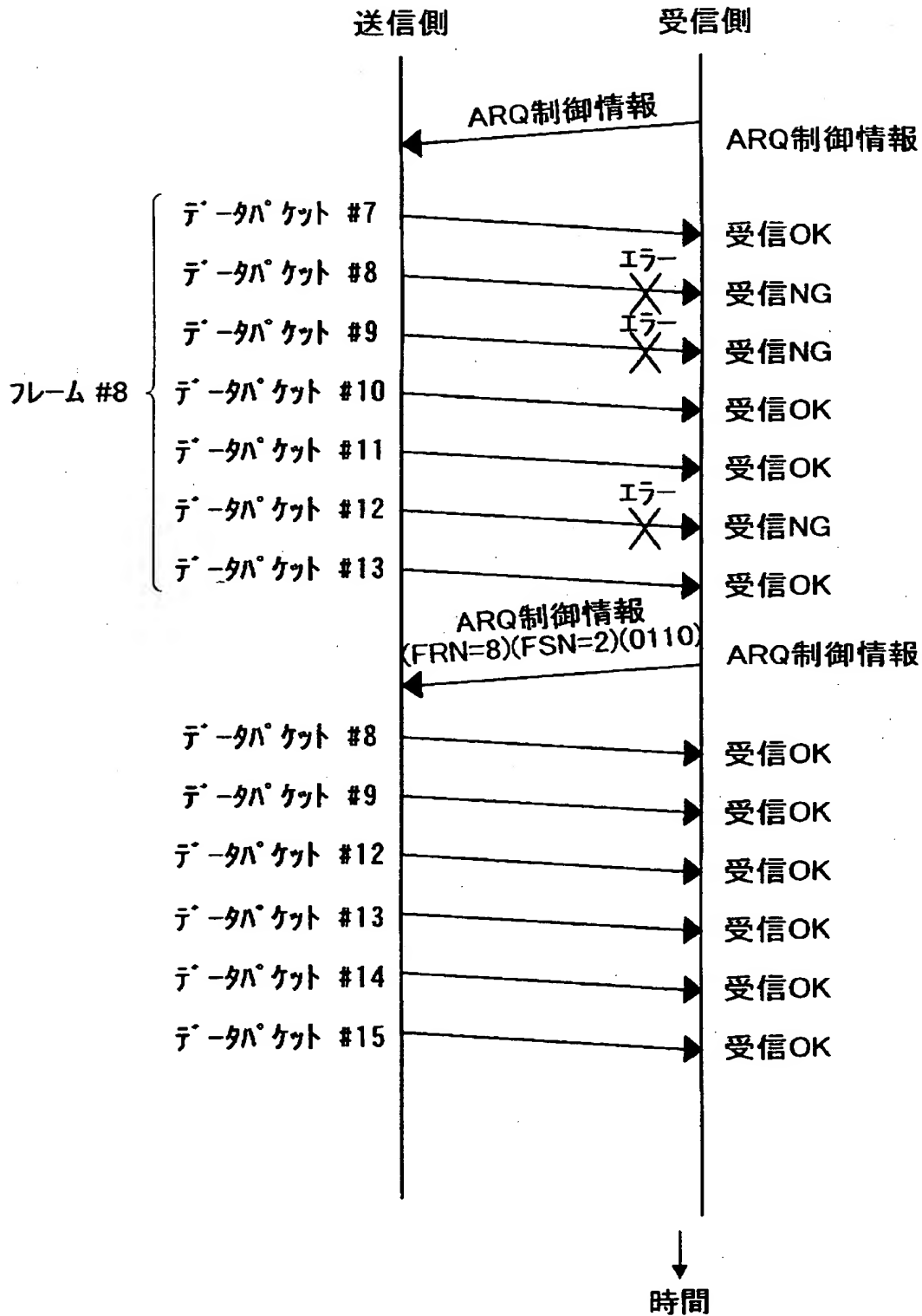
【図 1 1】



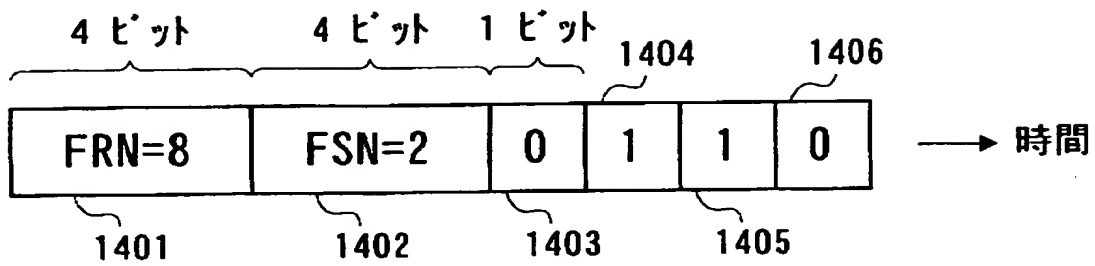
【図 1 2】



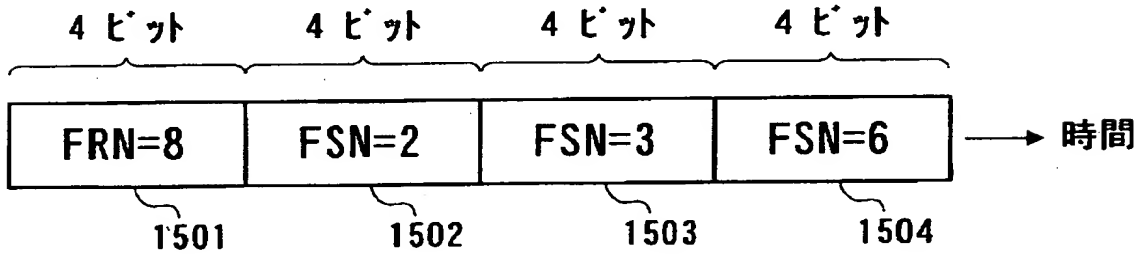
【図 13】



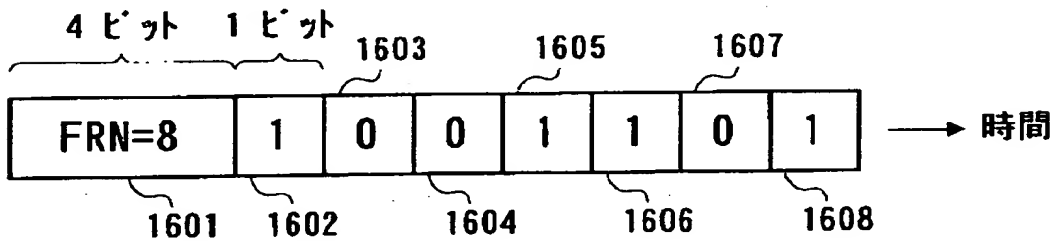
【図 1 4】



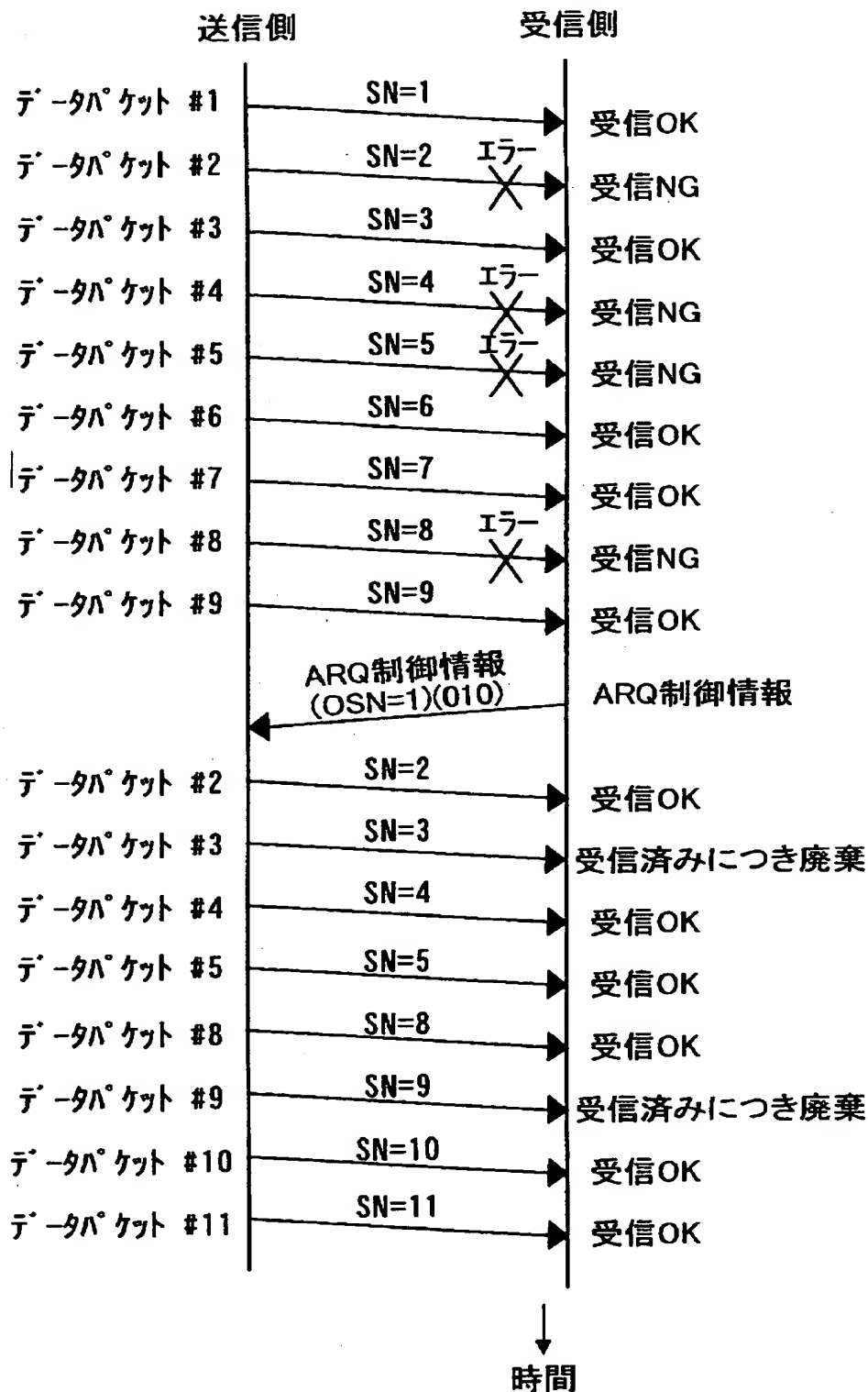
【図 1 5】



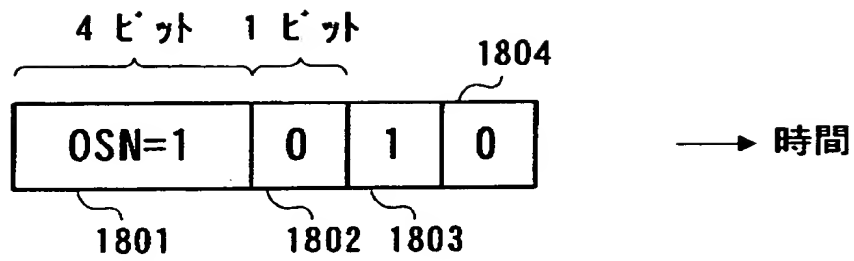
【図 1 6】



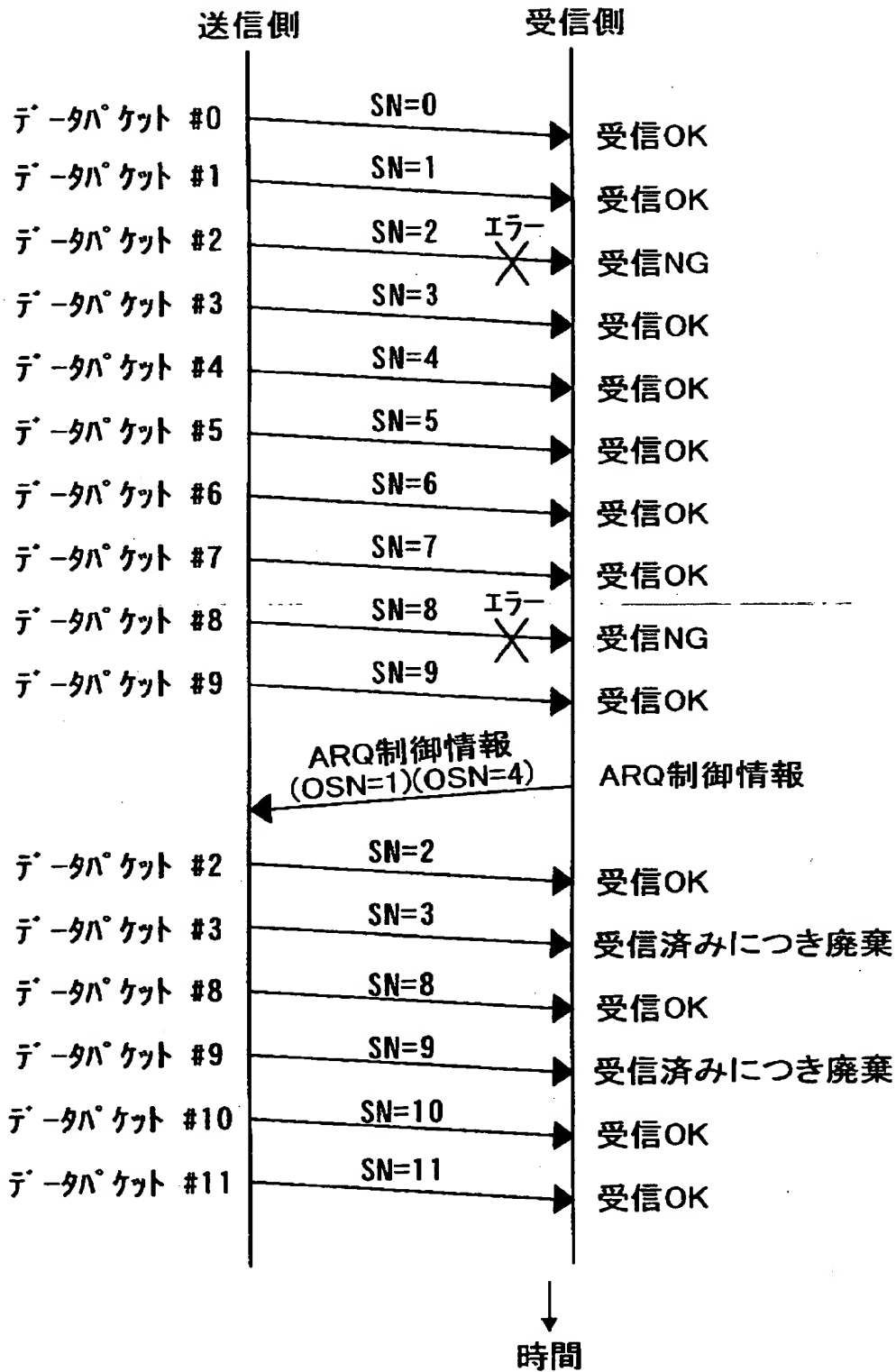
【図 1 7】



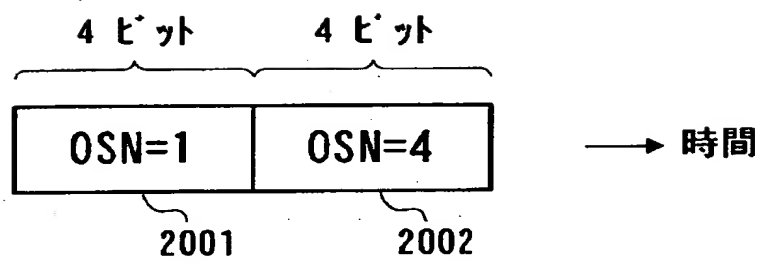
【図 1 8】



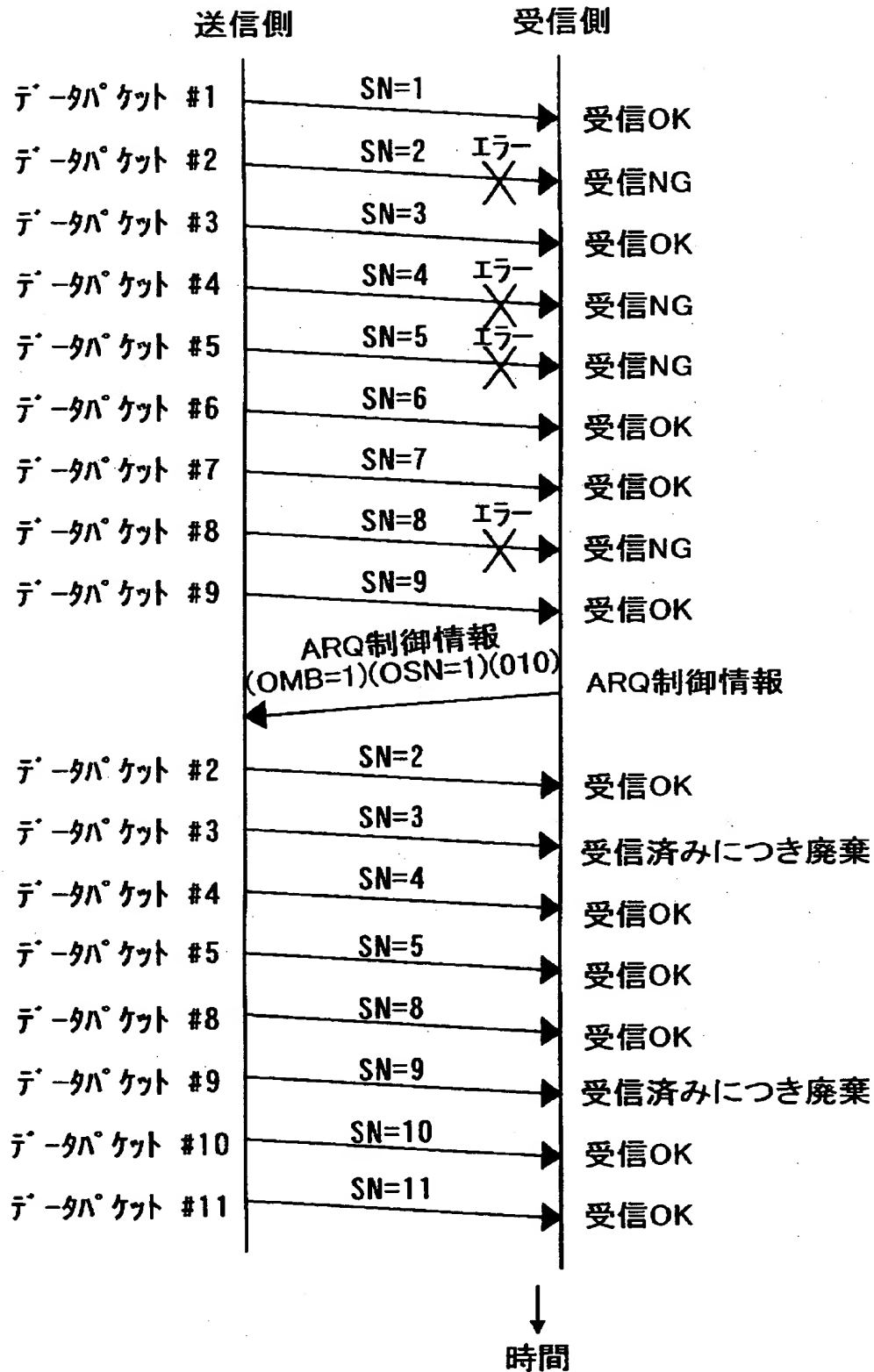
【図 1 9】



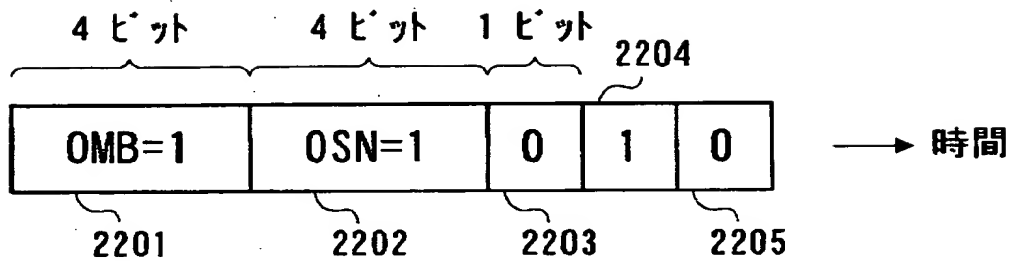
【図 2 0】



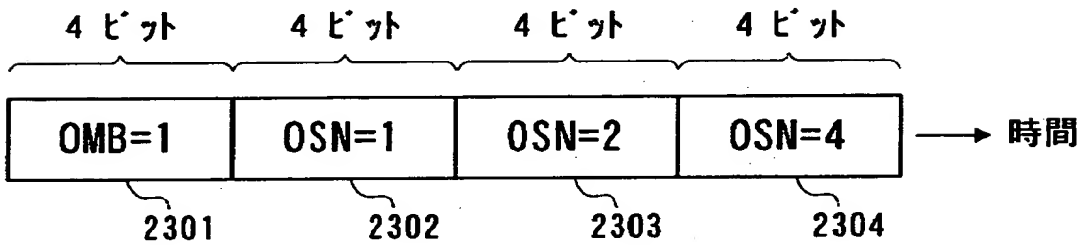
【図 2 1】



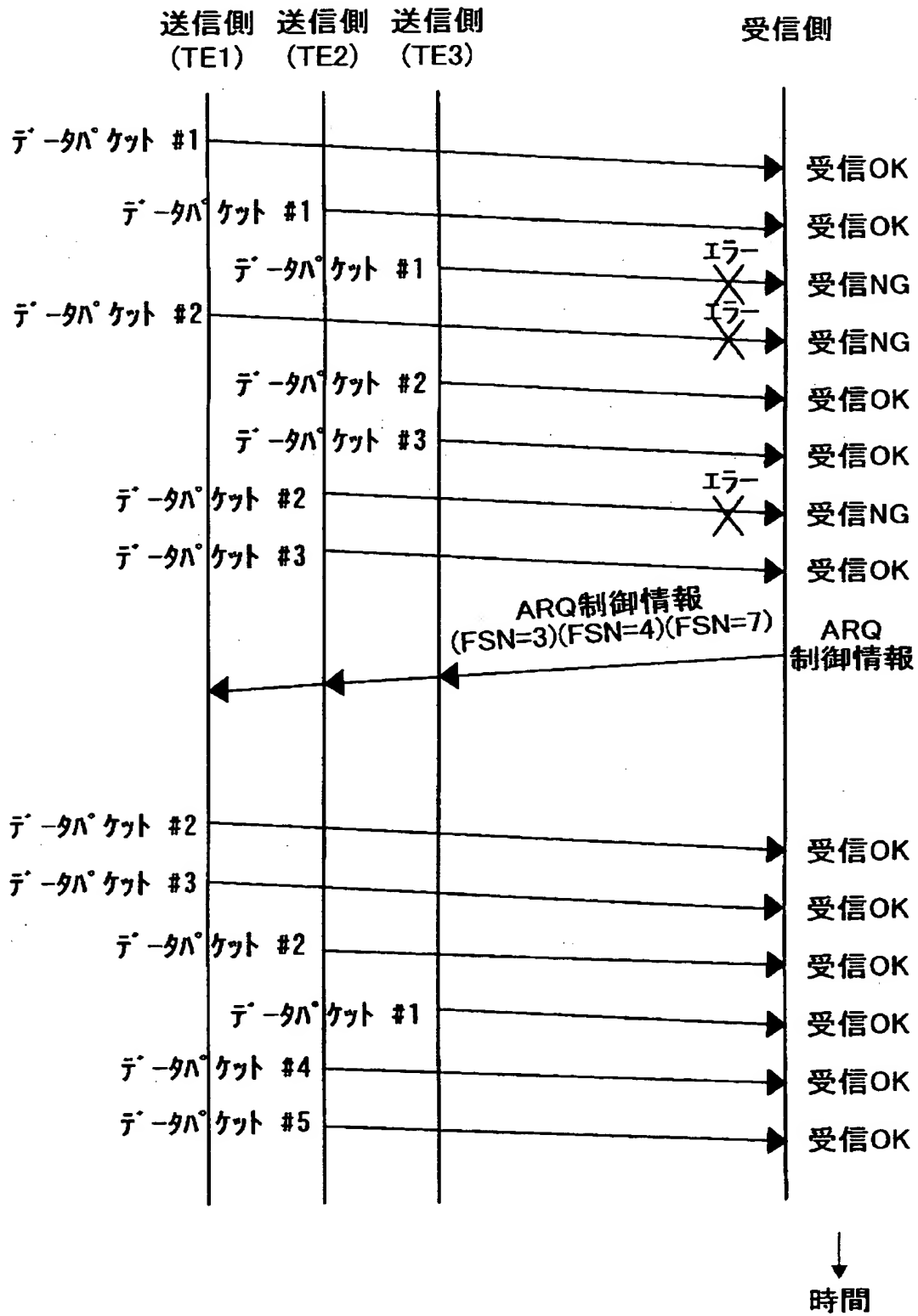
【図 2 2】



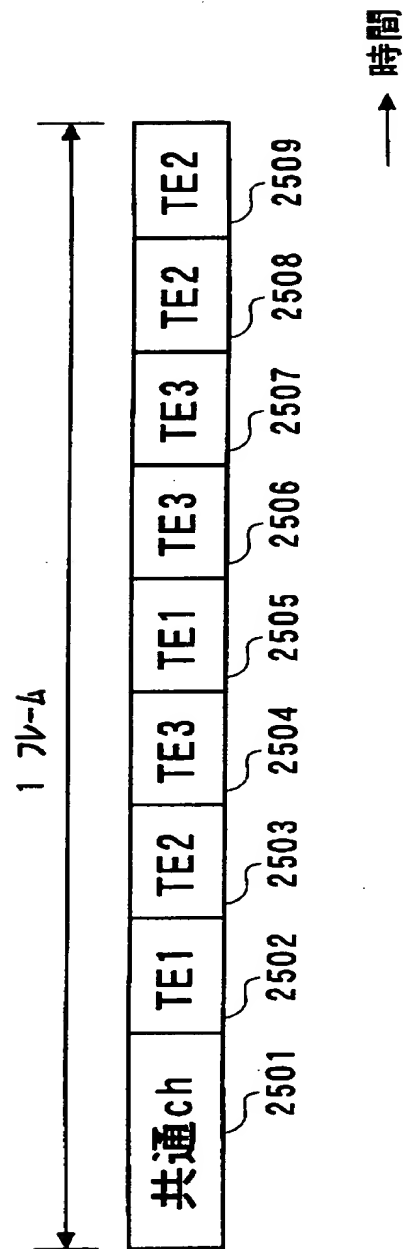
【図 2 3】



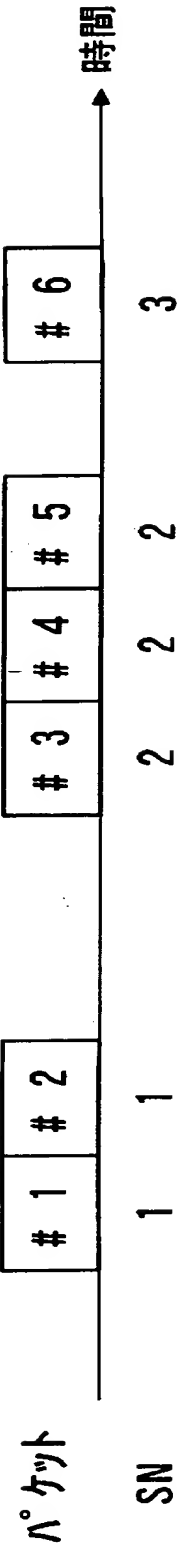
【図 2 4】



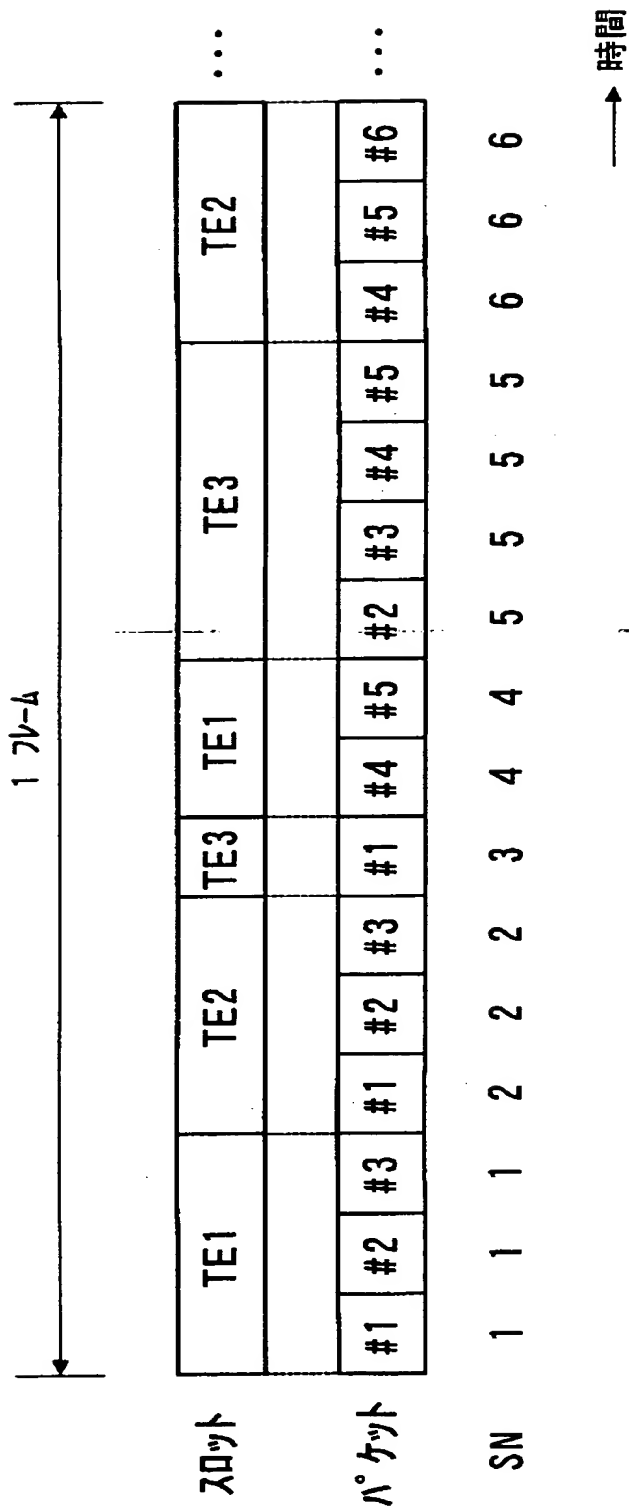
【図 2 5】



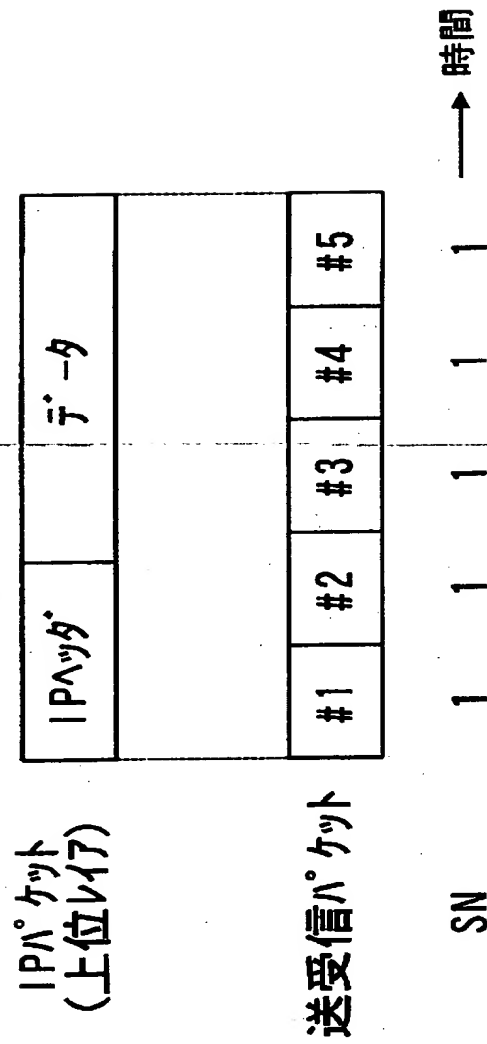
【図 2 6】



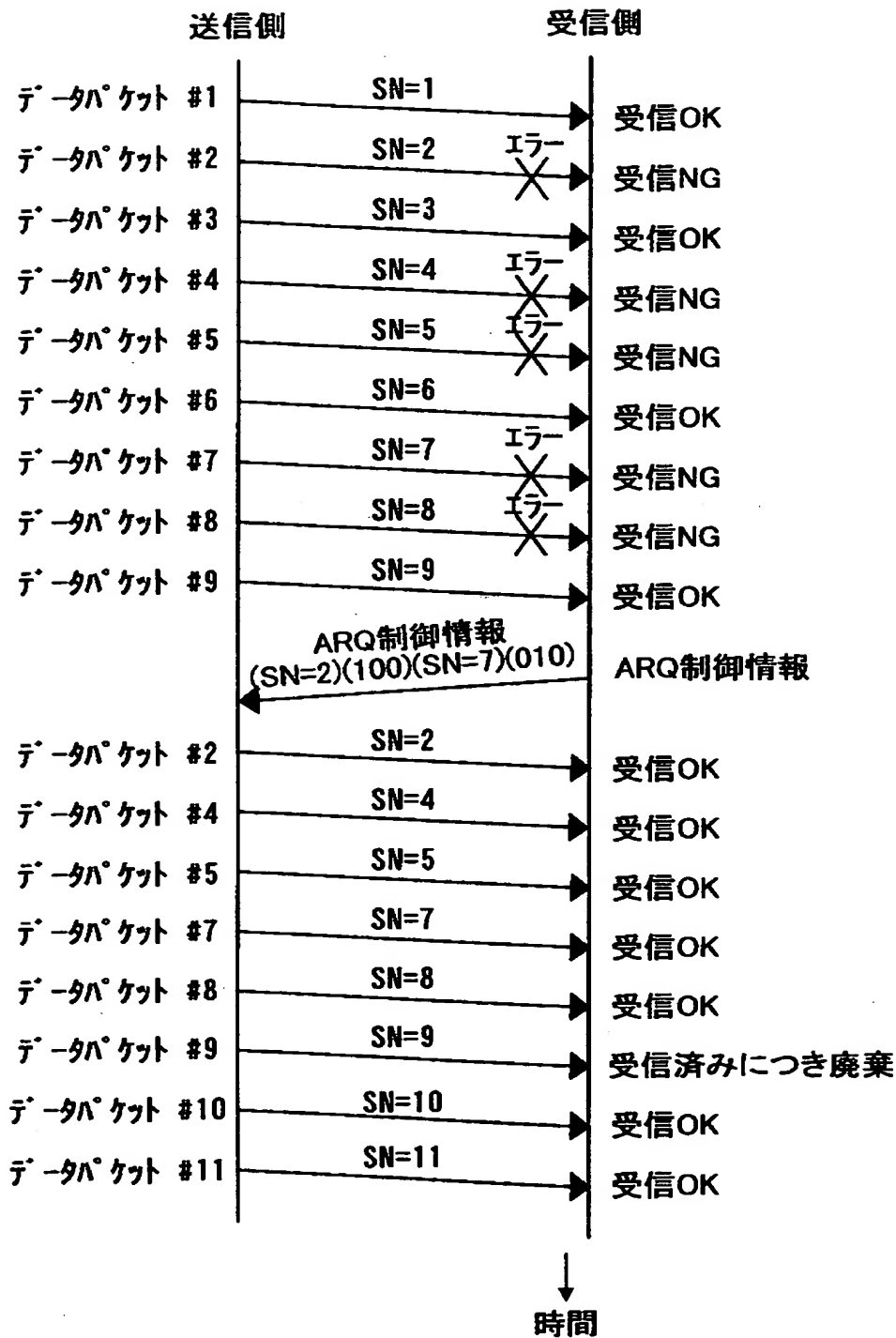
【図 2 7】



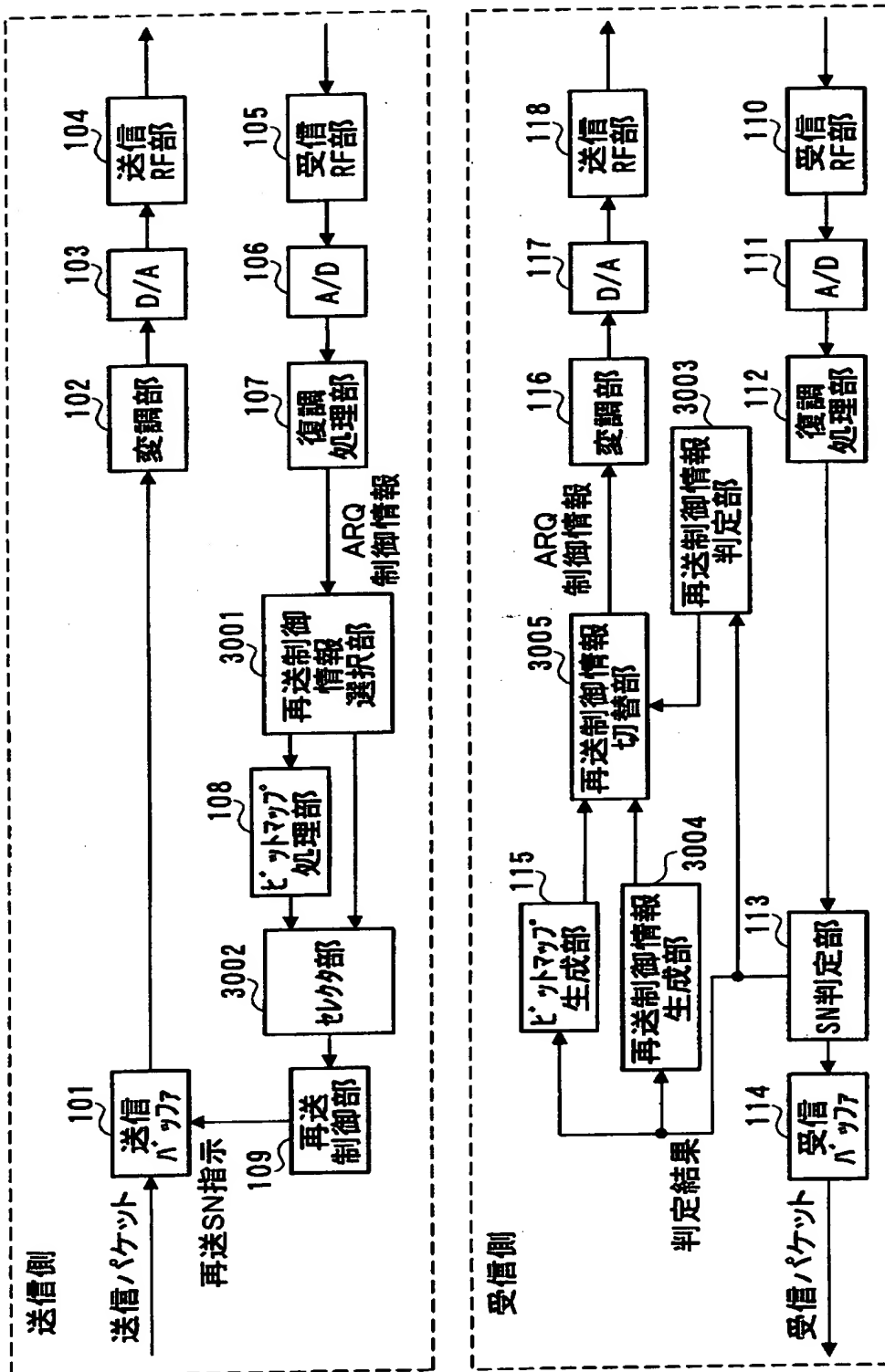
【図 2 8】



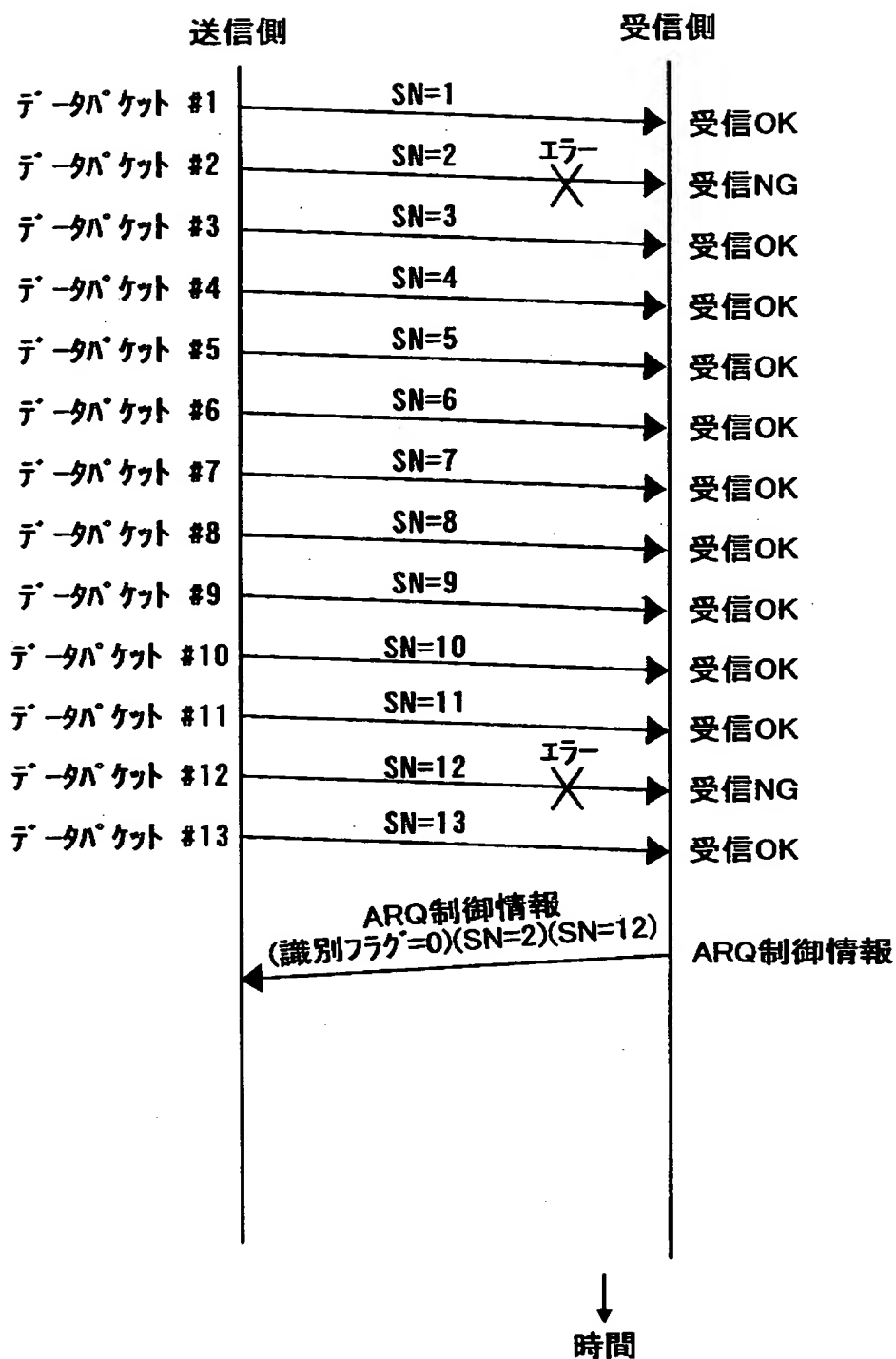
【図 2 9】



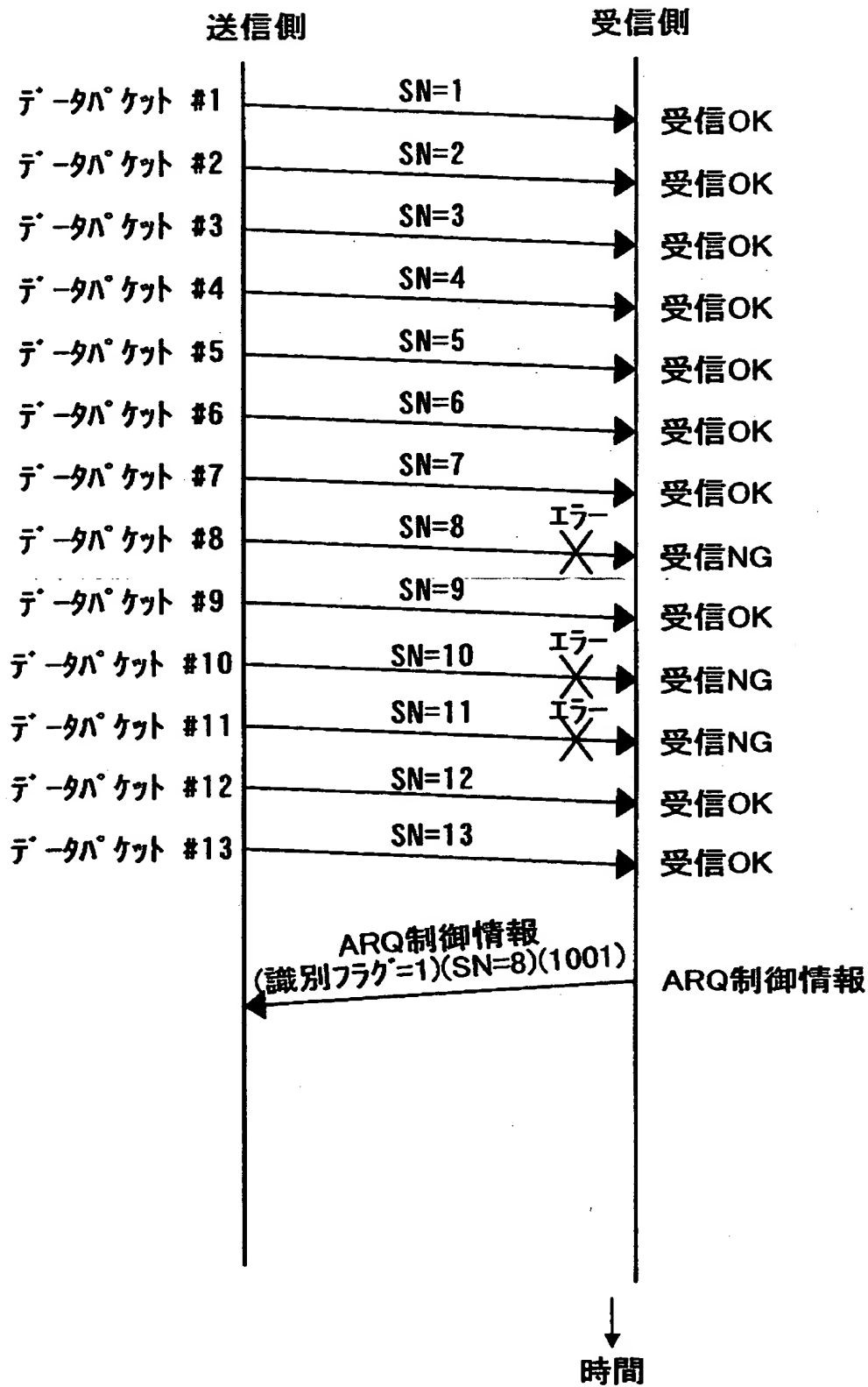
【図 30】



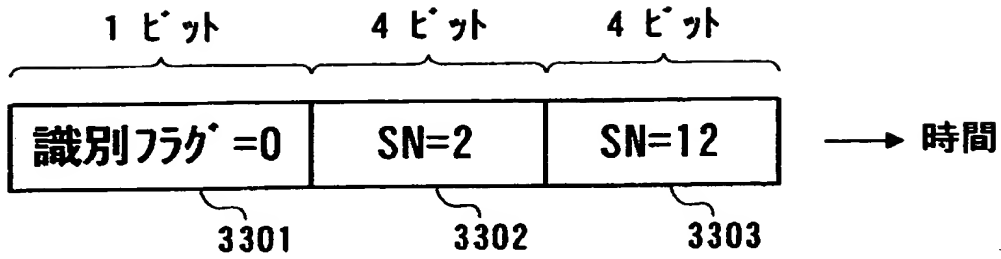
【図 3 1】



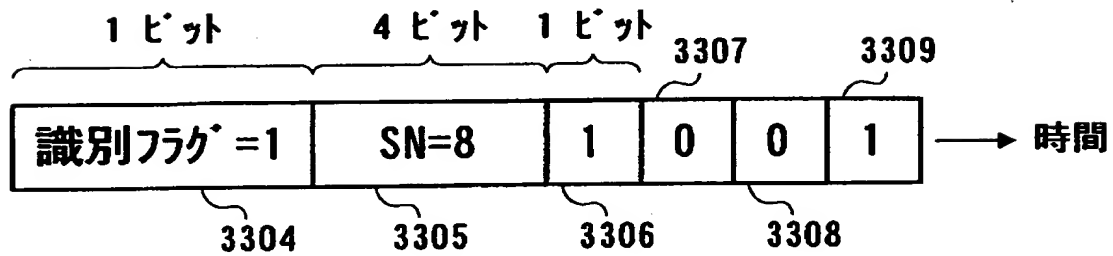
【図 3 2】



【図 3 3】

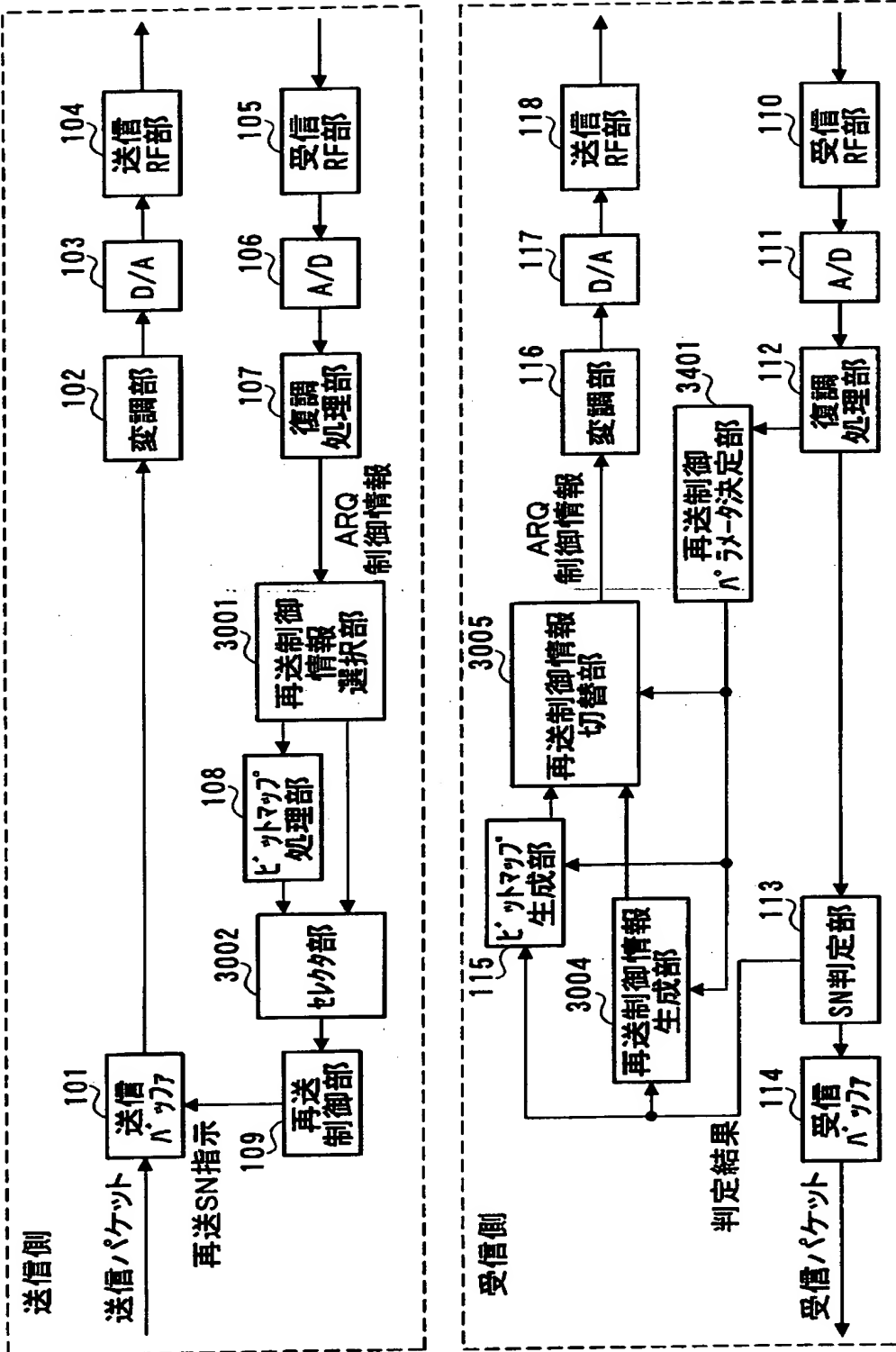


(a)

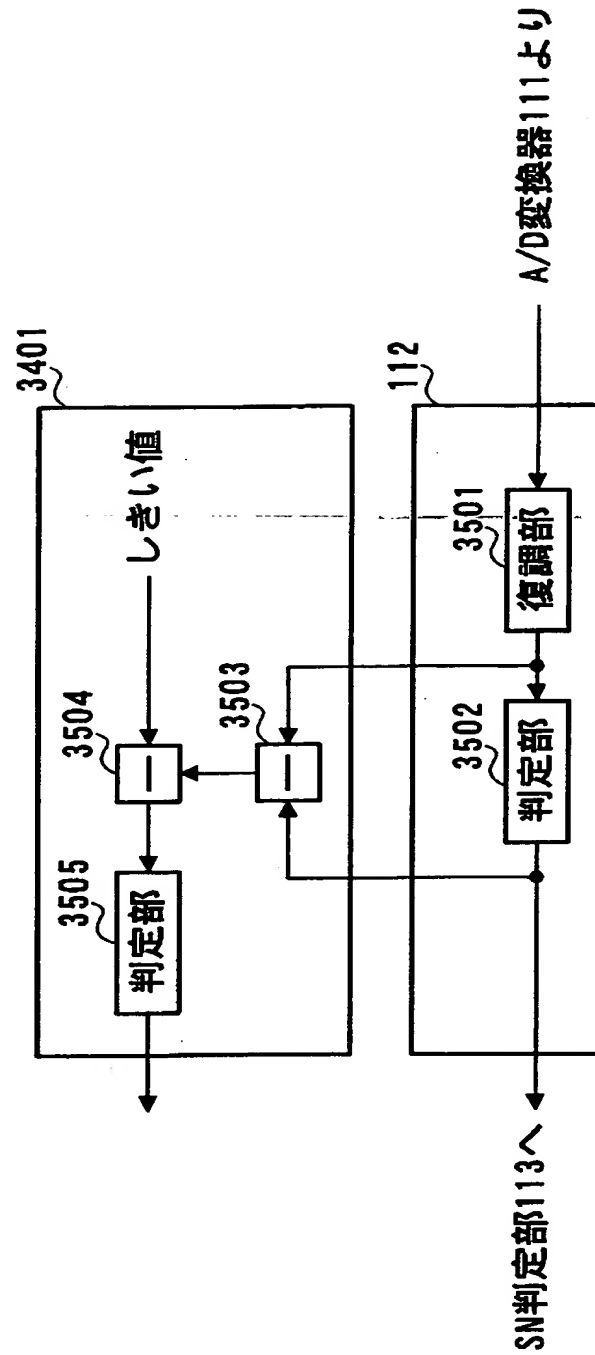


(b)

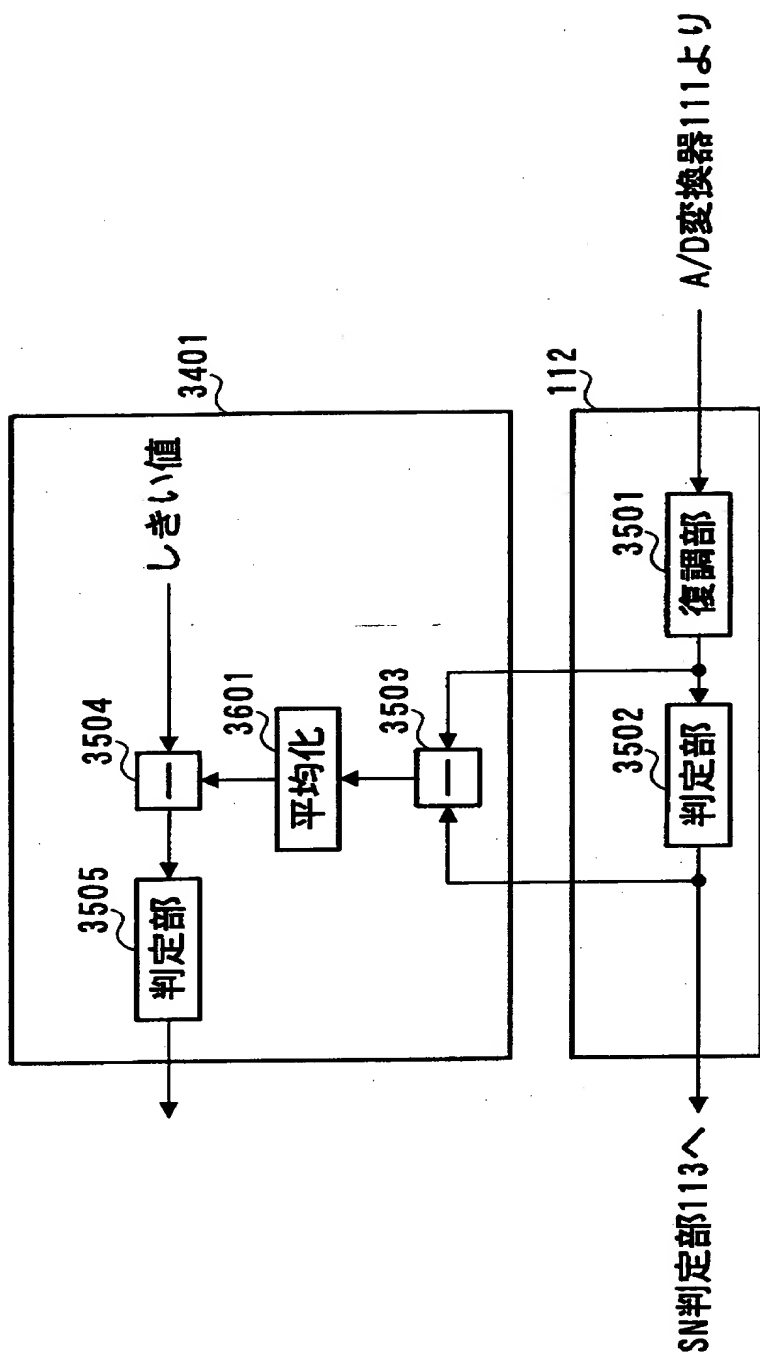
【図 3 4】



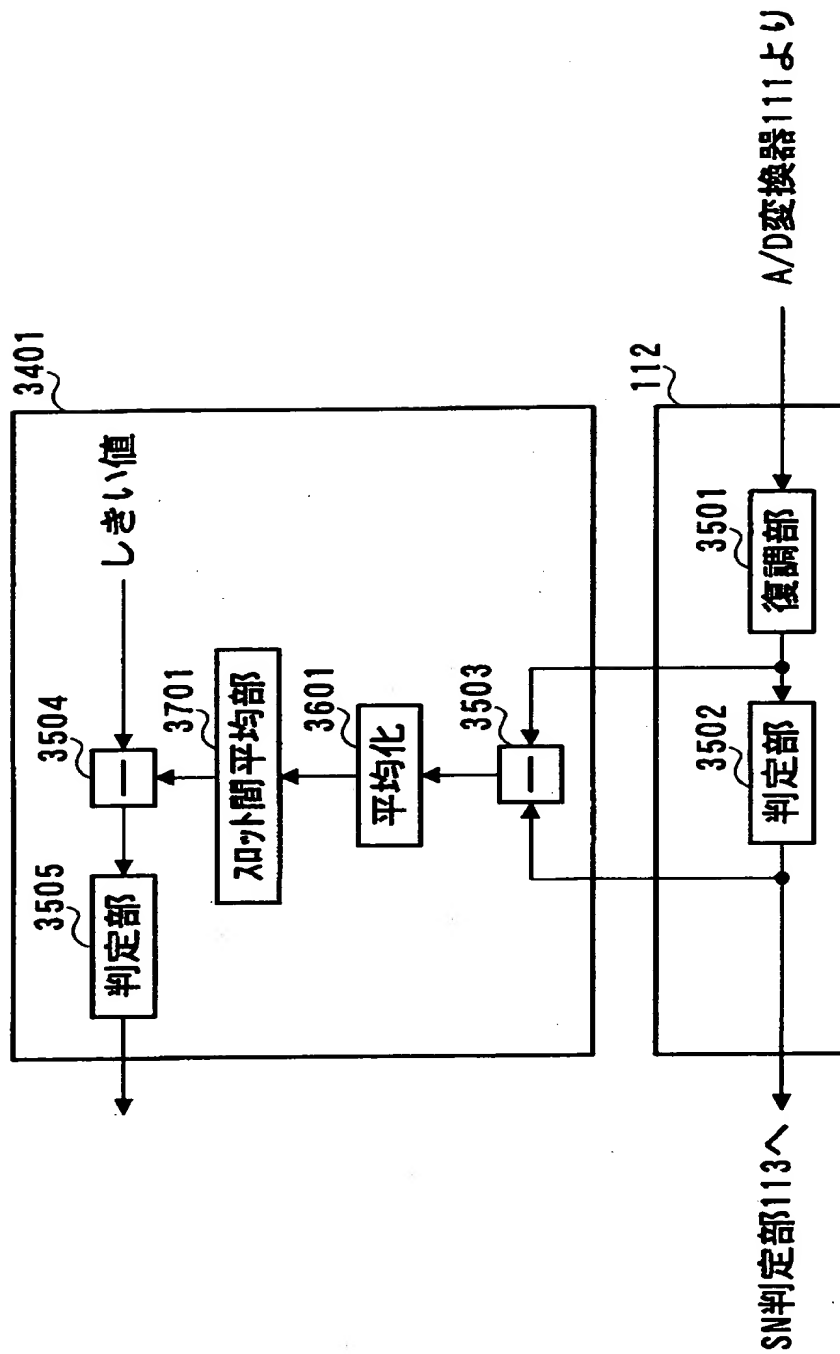
【図 3 5】



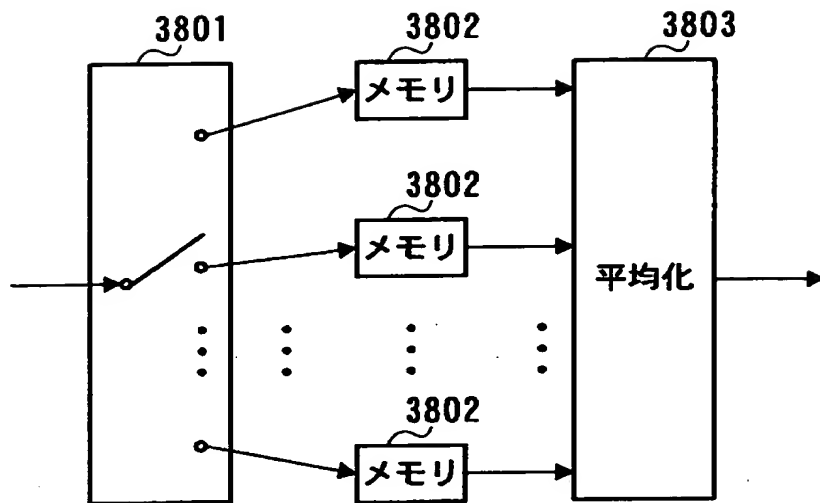
【図 3 6】



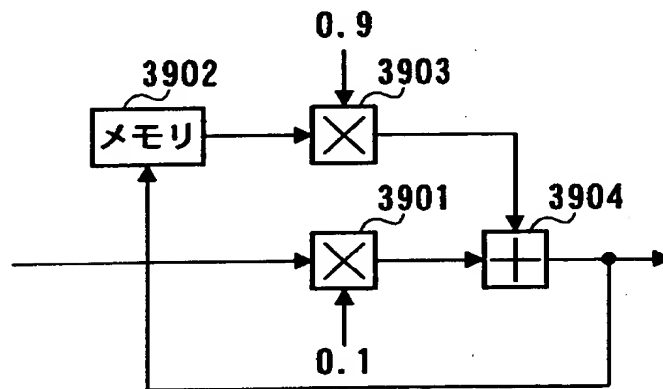
【図 3 7】



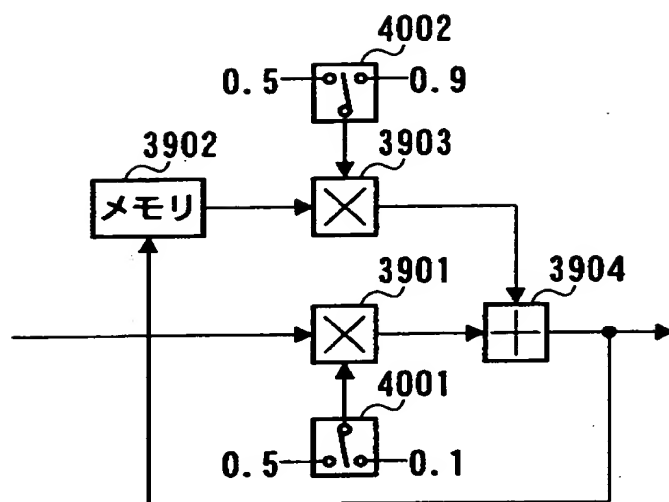
【図 3 8】



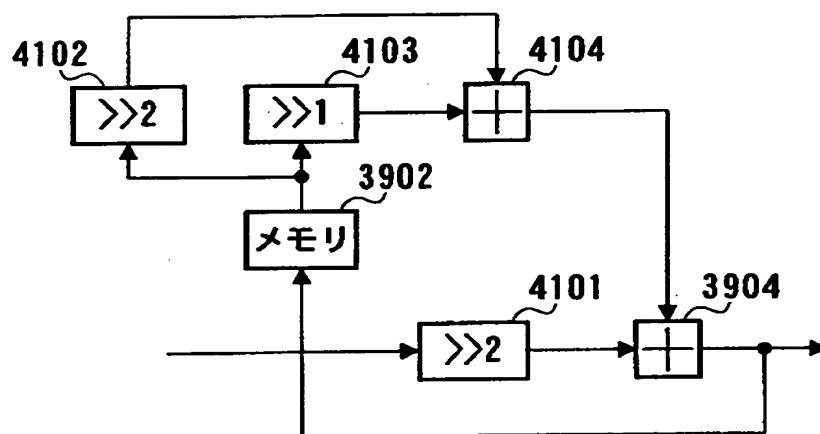
【図 3 9】



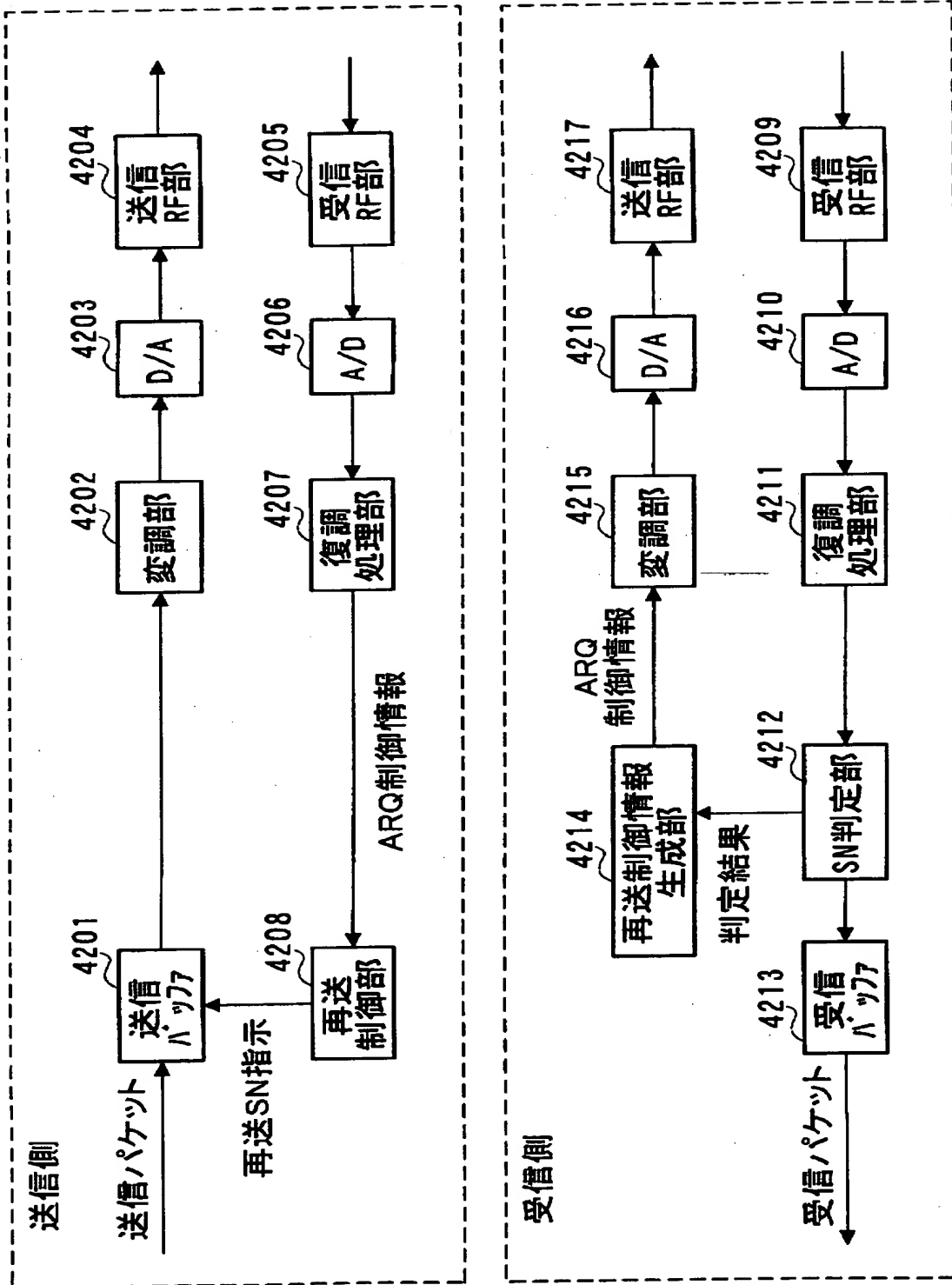
【図 4 0】



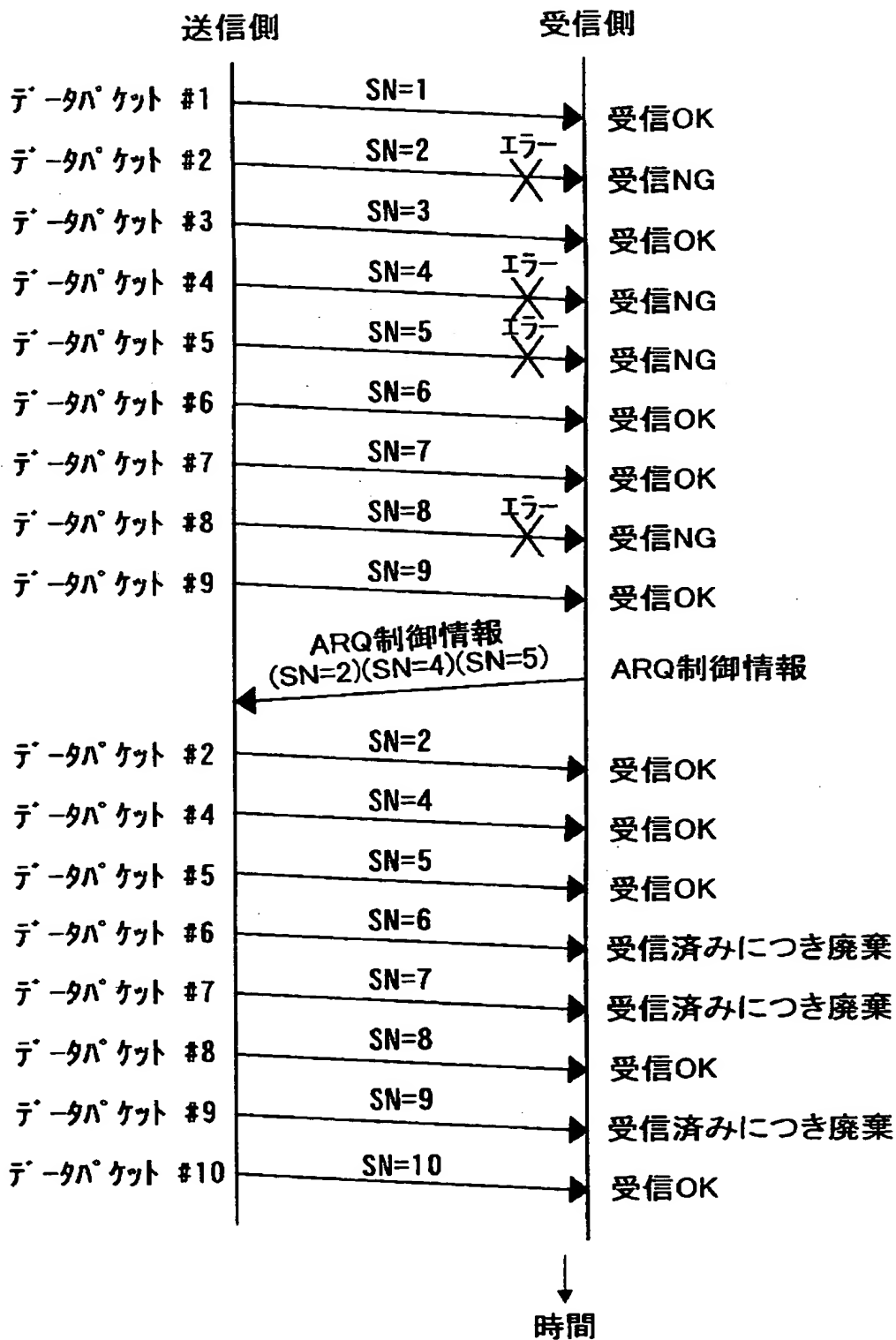
【図 4 1】



【図 4 2】



【図 4 3】



【書類名】 要約書

【要約】

【課題】 伝送効率を劣化させずに誤り率を低下させること。

【解決手段】 A R Q 制御情報を、シーケンス番号のみからなる構成とせず、最初に誤りの発生した 1 つのシーケンス番号と、このシーケンス番号以降のシーケンス番号についての再送要求の有無を表わすビット情報と、からなる構成とする。

【選択図】 図 3

出 願 人 履 歴 情 報

識別番号 [000005821]

1. 変更年月日 1990年 8月28日

[変更理由] 新規登録

住 所 大阪府門真市大字門真1006番地

氏 名 松下電器産業株式会社